

运算放大器·比较器 应用手册

运算放大器、比较器的基础 (Tutorial)

本应用手册是对使用运算放大器和比较器构成应用电路时的必要的一般用语和基础技术的解说。对运算放大器和比较器的使用有帮助

目录

1	什么是运算放大器·比较器?	2
1.1	什么是运算放大器?	2
1.2	什么是比较器?	3
1.3	运算放大器·比较器的内部电路构成	4
2	绝对最大定额	5
2.1	电源电压·工作电源电压范围	5
2.2	差动输入电压	6
2.3	同相输入电压	7
2.4	输入电流	8
2.5	工作温度范围	8
2.6	最大结合部温度、保存温度范围	8
2.7	允许功耗(全功耗)	9
3	电气的特性	10
3.1	电路电流	10
3.2	输入偏移电压	12
3.3	输入偏置电流、输入偏移电流	16
3.4	同相输入电压范围	18
3.5	最大输出电压 (High/Low 电平输出电压)	20
3.6	大信号电压增益 (开放增益/开环增益)	22
3.7	共模信号抑制比 CMRR(Common Mode Rejection Ratio)	23
3.8	电源电压抑制比 PSRR (Power Supply Rejection Ratio)	27
3.9	转换速率 SR (Slew Rate)	30
3.10	运算放大器的频率特性	31
3.11	相位迟缓和振荡	33
3.12	运算放大器的相位延迟原因	35
3.13	稳定性的确认方法(放大电路)	36
3.14	稳定性的确认方法(全反馈电路/电压跟随)	37
3.15	稳定性的确认方法(总结)	38
3.16	基于负载容量的振荡对策方法(输出分离电阻 1)	38
3.17	基于负载容量的振荡的对策方法(输出分离电阻 2)	39
3.18	总谐波失真率+噪声 THD+N (Total Harmonic Distortion + Noise)	40
3.19	输入换算噪声	44
3.20	响应时间 (上升/下降时间、传播延迟时间)	48
4	信赖性项目	50
4.1	静电破坏耐压(ESD 耐压)	50
4.2	栓锁实验	51

1 什么是运算放大器·比较器?

1.1 什么是运算放大器?

运算放大器(Operational Amplifier, 运放)是具有能把高输入阻抗、低输出阻抗、高开环增益 (Open Loop Gain) 的+输入端子(非反转输入端子)和-输入端子 (反转输入端子)间的电压差放大功能的差动放大器。

运算放大器是一个由正电源端子、负电源端子、+输入端子、-输入端子、输出端子这 5 个端子构成的电路 (一般端子的称法不是统一按照电源、输入、输出这样来分类的)。

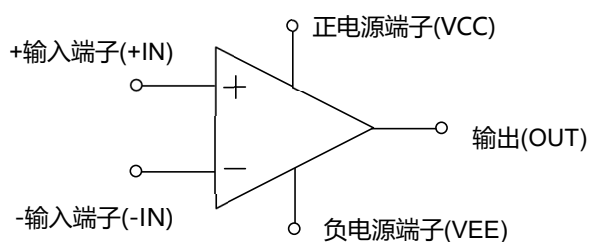


Figure 1.1.1. 运算放大器·比较器的记号

Table 1.1.1. 运算放大器的电源端子名举例

	双极性型	CMOS 型
正电源端子	VCC	VDD
负电源端子	VEE	VSS

运算放大器要求的是高输入阻抗(Impedance)和低输出阻抗。

Figure 1.1.2 作为电压控制电压源放大器的模型(运算放大器), V_s 是输入信号原, R_s 输入信号源阻抗, R_i 是运算放大器的输入阻抗, R_o 是运算放大器的输出阻抗, R_L 是负载阻抗, A_v 是运算放大器的放大率, 输入电压和输出电压的关系如公式(1.1.1)表示。

$$V_o = \frac{R_i}{R_i + R_s} V_s \times A_v \frac{R_L}{R_o + R_L} \quad (1.1.1)$$

根据 Figure 1.1.2 及式 (1.1.1), 因为信号电压 V_s 是由信号源电阻 R_s 和运算放大器的输入电阻 R_i 按电阻比率进行分压的, 所以衰减后的信号被输入运算放大器。但是, 与 R_s 相比, 当非常大的时候 ($R_i = \infty$), 式 (1.1.1) 的第一项可以近似于 1, 可以看作 $V_s = R_i$ 。接着关于第二项, 在 Figure 1.1.2 中被放大的输入电压 $A_v V_i$ 是由运算放大器的输出电阻 R_o 和负载电阻 R_L 分压输出。

此时, 与 R_L 相比, 当 R_o 非常小的时候 ($R_o = 0$), 则第 2 项可以近似于 1, 信号可以不衰减地输出。这样的运算放大器被称为理想运算放大器。通产运算放大器是希望按照接近理想运算放大器的电路构成设计成高输入阻抗和低输出阻抗的。

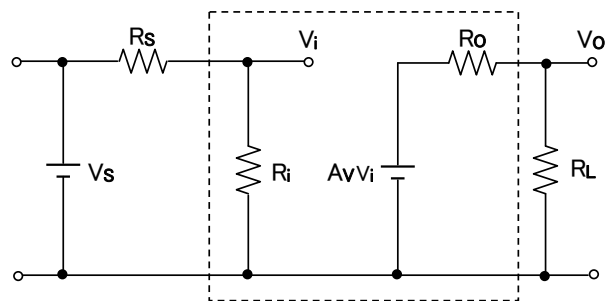


Figure 1.1.2. 电压控制电压源放大器的模型

Table 1.1.2. 运算放大器追求的理想的输入阻抗和输出阻抗

	输入阻抗	输出阻抗
理想运算放大器 (电压控制电压源)	∞	0

运算放大器是把+输入端子和-输入端子之间的微小电压差放大并输出。因此，运算放大器希望具有高放大率，使用 Figure 1.1.3 的电压跟随电路来说明其原因。

电压跟随电路时输入电压和输出电压相等的电路，主要是被当作电压缓冲来使用。

采用上述高输入阻抗和低输出阻抗特性的电路。

在 Figure 1.1.3.里输入电压 V_S 和 V_{OUT} 相等。

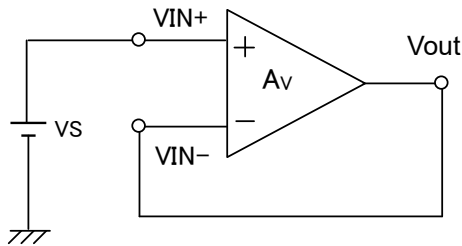


Figure 1.1.3. 电压跟随电路

运算放大器是把端子间的电压差用运算放大器的放大率进行放大，所以输出电压如式 (1.1.2) 所示

$$V_{OUT} = A_V \times (V_{IN+} - V_{IN-}) = A_V \times (V_S - V_{OUT}) \quad (1.1.2)$$

把式(1.1.2)变形成式(1.1.3)。

$$\frac{V_{OUT}}{A_V} = V_S - V_{OUT} \quad (1.1.3)$$

公式 (1.1.3) 中，如果运算放大器的开环增益 A_V 足够大，则左边可以近似为 0， $V_S = V_{OUT}$ 。如果增益较低，式 (1.1.3) 的左边不能近似于 0，输出电压会产生误差。

对于运算放大器来说，期望高的开环增益是因为通过该增益可以将输出电压误差尽量减小。

对于开环增益大的另一个看法是可以将“+输入端子”和“-输入端子”的电位差尽量减小。也就是说，开环增益越大， $V_{IN+} = V_{IN-}$ 的关系越成立。这个+输入端子和-输入端子的电位几乎相等的关系叫做“虚短”或者“虚地”。构成负反馈电路使用时，此关系成立，利用“虚地”特性设计应用电路。

1.2 什么是比较器？

比较器 (Voltage Comparator) 的端子构造和运算放大器相同，由“+输入端子”、“-输入端子”、“正电源端子”、“-电源端子”、“输出端子”这 5 个端子构成。使用方法是，将某一个输入端子作为基准端子固定电压，放大输入另一个端子的电压差，输出 High 或 Low。

+输入端子的电压 > -输入端子的电压

→输出高电平 High

-输入端子的电压 > +输入端子的电压

→输出低电平 Low

运算放大器和比较器的最大区别是有无相位补偿电容。因为运算放大器要构成负反馈电路来使用，多以 IC 内部需要由防止振荡用的相位补偿电容。另一方面，比较器没有构成负反馈电路，因此没有内置的相位补偿电容。因为相位补偿电容会限制输入-输出之间的响应时间，所以没有相位补偿电容的比较器与运算放大器相比响应性更好。

将运算放大器作为比较器使用时需要注意。

1.3 运算放大器 · 比较器的内部电路构成

Figure 1.3.1 表示运算放大器的内部电路构成。运算放大器一般由输入段、增益段、输出段 3 段电路构成。

输入段由差动放大段构成，放大 2 个端子间的电压差。同时，同相信号成分（端子间没有电位差，与输入电压相等的状态）不放大，起到抵消作用。

仅此差动放大电路增益不足，所以增益段会进一步增加运算放大器的开环增益。

一般运算放大器在增益段之间连接了防止振荡的相位补偿电容。输出段由于连接到输出端子的电阻等负载的影响，作为缓冲器连接，用来防止运算放大器的特性发生变化。由于负载导致的输出的特性变化（失真、电压下降等）主要取决于输出段的电路构成和电流能力。

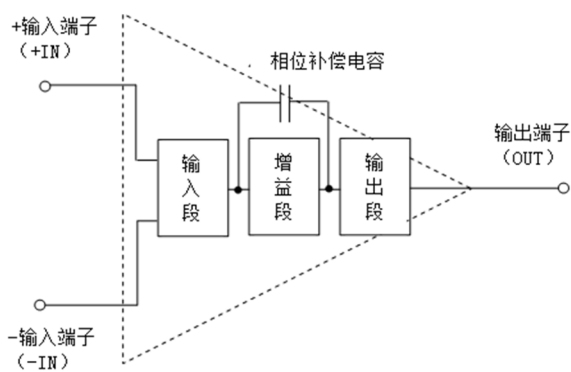
输出段的种类根据输出电路中流动的驱动电流的大小（偏置电压的不同）一般分为 A 级输出段、B 级输出段、C 级输出段、

有 AB 级推挽输出段。驱动电流大小的变化会导致输出段产生的失真率的变化。一般来说，失真率从大到小的顺序排列的话就是 A 级、AB 级、B 级、C 级。

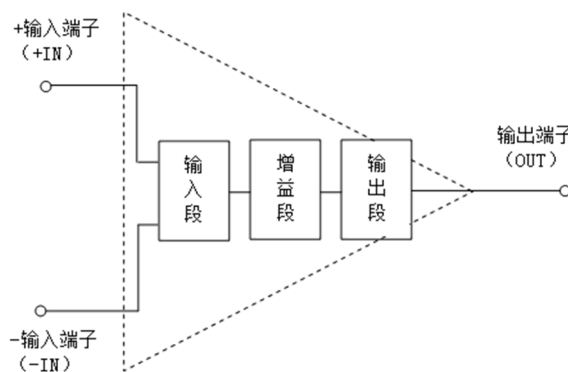
Figure 1.3.2 是比较器的内部电路构成。虽然电路结构与运算放大器基本相同，但由于没有设想构成负反馈使用，因此未内置防止振荡用的相位补偿电容。因为相位补偿电容会限制输入输出之间的动作速度，所以响应时间比运算放大器快很多。

比较器的输出电路形式主要分为集电极开路（漏极开路）型和推挽型。

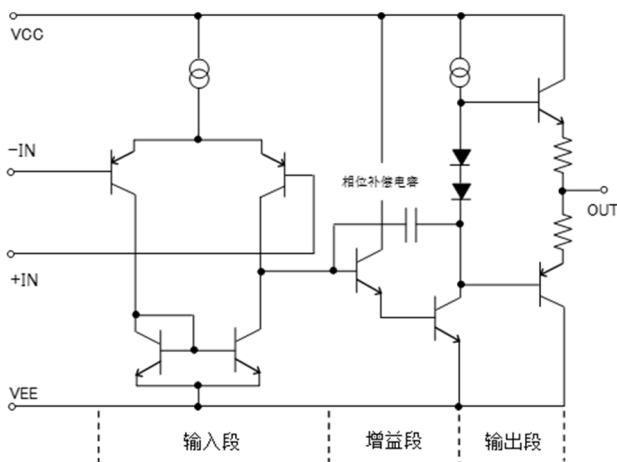
Figure 1.3.2 (b) 是 BA2903 的内部等效电路。BA2903 是集电极开路型的输出电路。



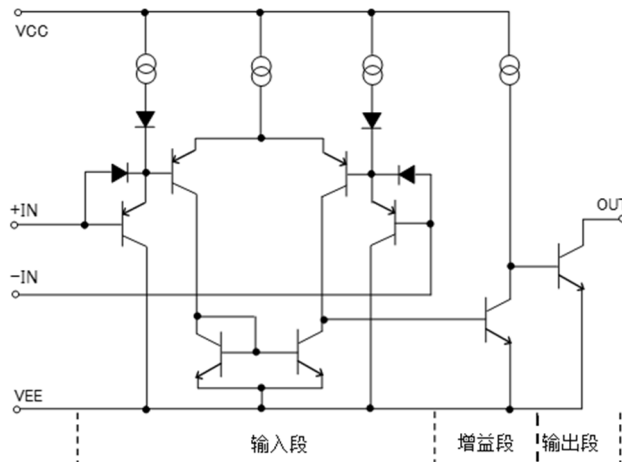
(a) 运算放大器一般的内部电路构成



(a) 比较器一般的内部电路构成



(b) BA4558 内部等价电路



(b) BA2903 内部等价电路

Figure 1.3.1. 运算放大器的内部电路构成

Figure 1.3.2. 比较器的内部电路构成

2 绝对最大定额

运算放大器比较器的数据表中规定了绝对最大额定值。

绝对最大额定是指即使瞬间也不能超过的条件。施加超过绝对最大额定值的电压或在绝对最大额定下规定的温度环境外使用,会导致 IC 特性劣化或破坏。下面对绝对最大额定项目进行说明。

- 2.1. 电源电压·工作电源电压范围
- 2.2. 差动输入电压
- 2.3. 同相输入电压
- 2.4. 输入电流
- 2.5. 工作温度范围
- 2.6. 最大结合部温度、保存温度范围
- 2.7. 额定功耗(全功耗)

2.1 电源电压·工作电源电压范围

绝对最大额定的电源电压是指运算放大器的正侧电源端子 (VCC 端子) 和负侧电源端子 (VEE 端子) 之间在内部电路的特性劣化和无破坏的情况下可以施加的最大电源电压。

Figure 2.1.1 是绝对最大额定电源电压为 36V 的运算放大器、比较器可施加的电源电压的例子。

绝对最大额定电源电压表示 VCC 端子和 VEE 端子之间的电压差, (VCC-VEE) 的值必须不超过绝对最大额定电源电压值。因此, 在 VCC 端子施加 24V、VEE 端子施加 -12V 时, 端子间的电压差为 36V, 不会发生特性劣化或破坏。

必须注意的是, 绝对最大额定的电源电压和动作电源电压有不同的意义。

绝对最大额定的电源电压是表示 IC 特性劣化或不发生破坏的范围内可施加的最大电源电压值, 不是能够维持数据表中记载的规格、特性的电压范围。为了得出规格保证的特性, 需要在动作电源电压范围内的电压值中使用。但是, 根据产品不同, 也有绝对最大额定的电源电压和动作电源电压的最大值相同的情况。

运算放大器被分为双电源运算放大器和单电源运算放大器。有的情况下双电源的好用, 有的情况下单电源的好用。

双电源运算放大器由正电源 (VCC) 侧和负电源 (VEE) 侧的电路构成, 也有不能输出输入或输出电压的范围。因此, 双电源运算放大器多以 GND 为中点来使用正电源和负电源。

另一方面, 单电源运算放大器是以 GND 为基准施加正电源使用的, 基本上可以输入、输出到 GND 的电平。

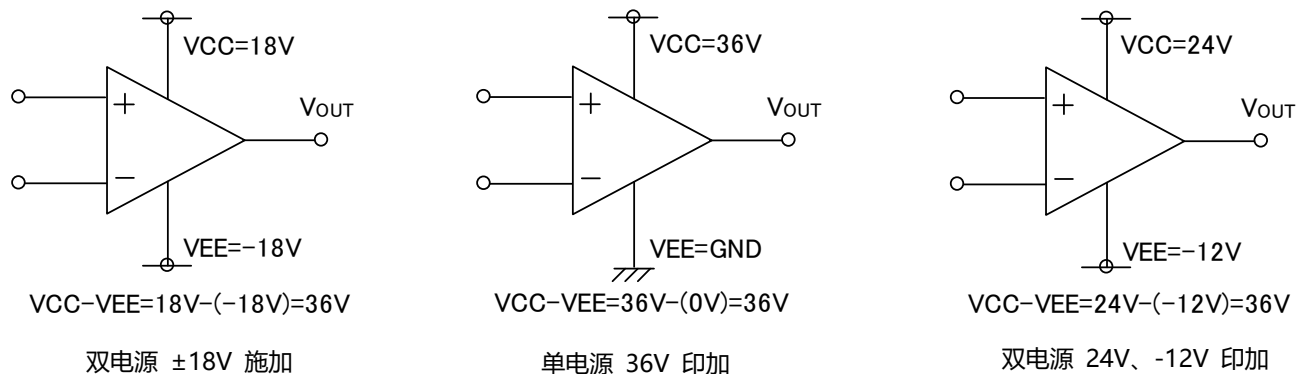


Figure 2.1.1.绝对最大额定电源电压 36V 的 IC 上和施加的电源电压示例

注) 双电源是指使用正、负两个电压电源向运算放大器施加电源电压

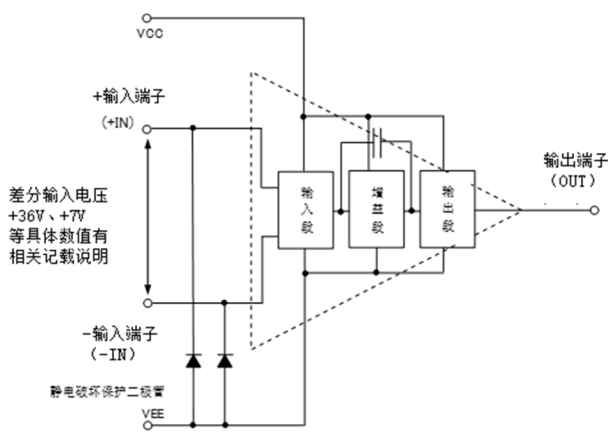
单电源是指以 GND 为基准向运算放大器施加电源电压。

2.2 差动输入电压

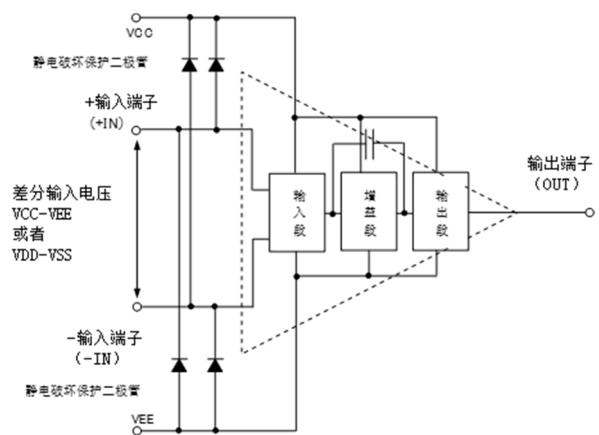
差动输入电压是指+输入端子（非反相输入端子）和-输入端子（反相输入端子）之间的 IC 特性没有劣化或损坏的最大电压值。该电压可以以+输入端子为基准，也可以以-输入端子为基准，是指两个端子之间的电压差。极性并不那么重要。

但是，前提是各输入端子的电位在 VEE 端子的电位以上。理由是 IC 内置有静电保护元件，输入端子的电位比 VEE 低的话，通过静电保护元件从端子流出电流，有可能导致劣化和破坏。作为保护元件的形式，有 Figure 2.2.1 (a) 连接在输入端子和 VEE (GND) 之间和 Figure 2.2.1 (b) 连接在输入端子和 VCC、VEE (GND) 之间这两种情况。前者因为 VCC 侧不存在电流流

动的路径，所以不管 VCC 的值如何，根据连接到输入端子的晶体管（NPN 晶体管、PNP 晶体管等）的耐压等来决定差动电压。后者在 VCC 侧也存在保护元件，以内输入端子必须为 VCC 以下的电位，所以如 VCC-VEE 或 VDD-VSS 那样决定差动输入电压。运算放大器中使用 NPN 差动输入段，为了保护这些晶体管的基极和发射极，有时会在输入端子之间用钳位二极管连接，也有规定为几伏左右的差动输入电压的产品 (Figure 2.2.2)。

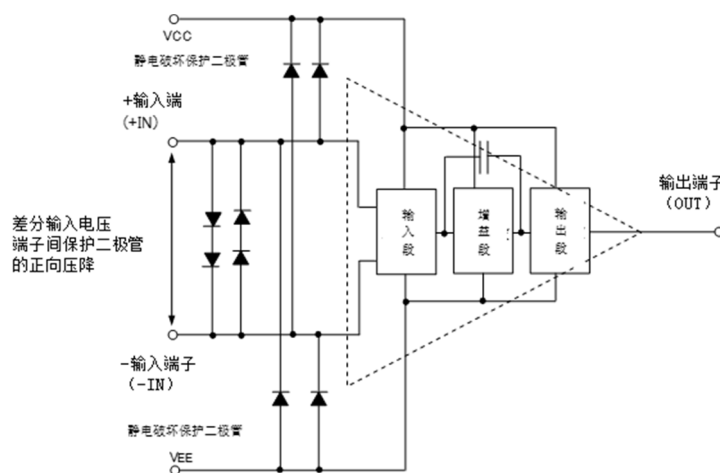


(a) 只在 VEE(GND) 侧有静电保护器件的场合
(输入端子在 VEE 的电位以上)



(b) VCC、VEE(GND) 两侧都有静电保护器件的场合
(输入端子在 VEE 的电位以上，在 VCC 的电位以下)

Figure 2.2.1. 差动输入电压



+ 输入端子和-输入端子间连接过电压保护用二极管的场合

Figure 2.2.2. 差动输入电压(端子间有保护的场合)

2.3 同相输入电压

绝对最大额定的同相输入电压是指在将+输入端子和-输入端子设定为相同电位的状态下, IC 无特性劣化或无破坏的情况下可施加的最大电压。绝对最大额定的同相输入电压与电气特性项目的同相输入电压范围不同, 不能保证 IC 的正常动作。期待 IC 正常动作时, 必须遵循电气特性项目的同相输入电压范围。一般来说, 绝对最大额定的同相输入电压是 $V_{EE}-0.3V$ 、 $V_{CC}+0.3V$, 但正如 2.2 差动输入电压项所记载的那样, 在 V_{CC}

侧不存在保护元件的产品中, 也有不考虑电源电压而可施加到绝对最大额定电源电压 ($V_{EE}+36V$ 等) 的产品。同相输入电压由输入端子的保护电路构成、寄生元件、输入晶体管的耐压等决定。Figure 2.31 是绝对最大额定的同相输入电压。另外, $V_{EE}-0.3V$ 和 $V_{CC}+0.3V$ 的 $0.3V$ 表示向静电保护元件(二极管)施加正向电压时元件不工作的电压范围。关于在输入电压范围外施加电压时的保护方法, 请参照下项 2.4 输入电流。

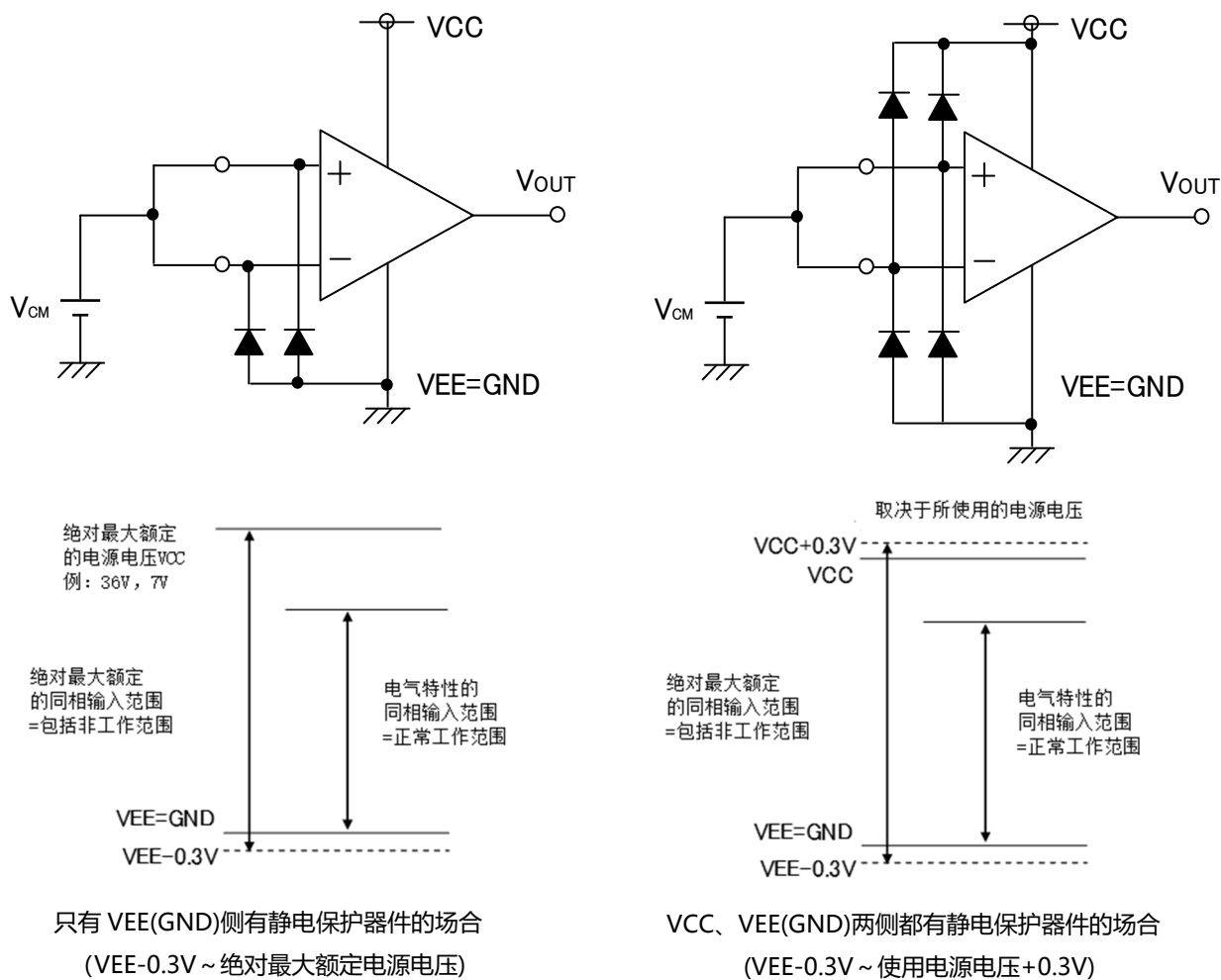


Figure 2.3.1. 绝对最大额定的同相输入电压

2.4 输入电流

在 2.2 差动输入电压及 2.3 同相输入电压的项目中, 说明了在输入比 $V_{EE}-0.3V$ 低的电压或比 $V_{CC}+0.3V$ 高的电压时, 电流会流入或流出输入端子, 导致特性劣化或破坏。作为防止这种情况发生的方法, 有在输入端子上设置钳位用的正向电压较小的二极管, 或者通过插入电阻来限制流过输入端子的电流的方法。前者是限制 IC 输入电压的方法, 后者是限制电流的方法。请设定电阻值, 使输入电流在 10mA 以下。请将 Figure 2.4.1 二极管的正向压降 V_f 控制在约 0.6V 左右。

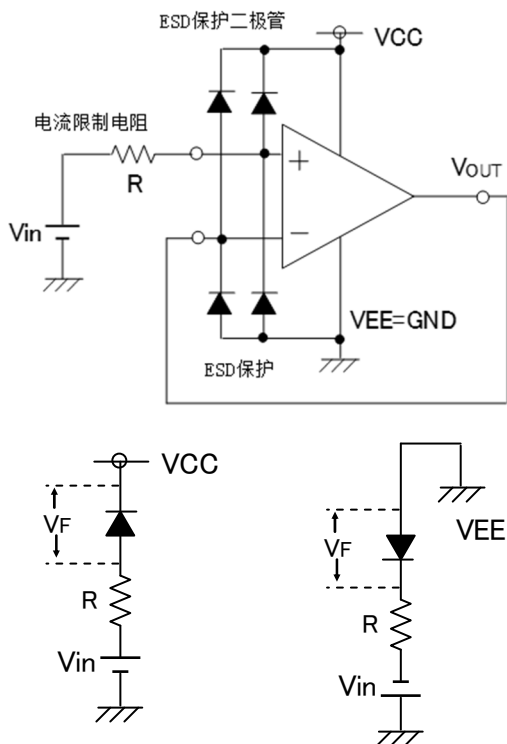


Figure 2.4.1. 输入电流限流电阻的连接

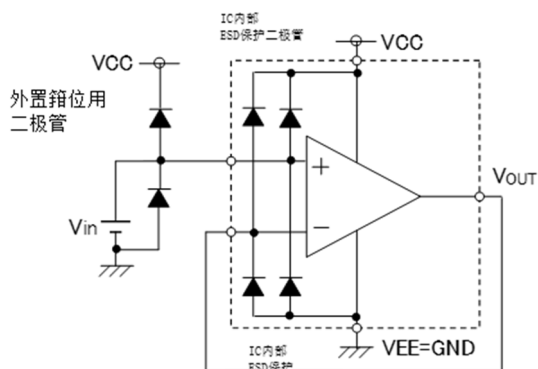


Figure 2.4.2. 输入保护二极管的连接

2.5 工作温度范围

动作温度范围是指 IC 保持期待的功能, 正常动作的范围。IC 的特性会根据温度而变化。因此, 除非特别指定, 否则不能抑制保证 25°C 规定的规格值。

作为保证温度范围的项目, 有全温度范围保证项目。这是考虑到规格书规定的动作温度范围内 IC 特性变动后的规格值。数据表上登载了规格项目的温度特性数据。使用的时候请作为参考。

2.6 最大结合部温度、保存温度范围

最大接合部温度 (最大 Junction 温度) 是指半导体工作的最大温度。另外, Junction 的是芯片和封装的结合部分。当芯片温度高于数据表中规定的最大连接温度时, 在半导体晶体中会产生大量的电子空穴对, 从而无法正常工作。因此, 需要考虑 IC 功耗所产生的发热和周围温度来使用、必须要进行热设计。最大接合部温度由制造过程决定。保存温度范围是 IC 不工作的状态下, 也就是说在没有耗电的状态下保存环境的最大温度。通常与最大接合部温度相同。

2.7 允许功耗(全功耗)

数据表记载的允许功耗 (全功耗) PD 表示周围环境温度 $T_a=25^{\circ}\text{C}$ (常温) 下 IC 可以消耗的功率。IC 耗电后会自动发热, 芯片的温度会比周围温度高。芯片允许的温度由最大接合部温度决定, 因此可消耗的功率受热降额曲线 (Derating Curve) 的限制。

25°C 的允许功耗由封装内 IC 芯片可允许的温度 (最大接合部温度) 和封装的热阻 (散热性) 决定。另外, 接合温度的最大值由制造过程决定。

由 IC 的消耗功率产生的热量通过封装树脂和引线框等进行散热。

这个表示散热性 (散热难度) 的参数被称为热阻, 用记号 θ_{j-a} [$^{\circ}\text{C}/\text{W}$] 表示。

用这个热阻可以推测出封装内部的 Junction 温度 T_j 。

Figure 2.5.1 是封装的热阻模型。 θ_{j-a} 表示 Chip-Case (封装) 间的热阻 θ_{j-c} 和 Case (封装) - 周围环境间的热阻的和。如果知道了热阻 θ_{j-a} [$^{\circ}\text{C}/\text{W}$]、周围环境温度 T_a [$^{\circ}\text{C}$]、消耗功率 P [W]、可以用下式求 Junction 温度。

$$T_j = T_a + \theta_{j-a} \times P \quad (2.5.1)$$

Junction - 周围环境间热阻: $\theta_{j-a} = \theta_{j-c} + \theta_{c-a}$ [$^{\circ}\text{C}/\text{W}$]
 θ_{j-c} : Junction - Case 间热阻 [$^{\circ}\text{C}/\text{W}$]
 θ_{c-a} : Case - 周围环境间热阻 [$^{\circ}\text{C}/\text{W}$]
 T_a : 周围环境温度 [$^{\circ}\text{C}$]
 T_j : 结合部温度 (Junction 温度) [$^{\circ}\text{C}$]
 Derating Curve 的斜率是 θ_{j-a} 的倒数

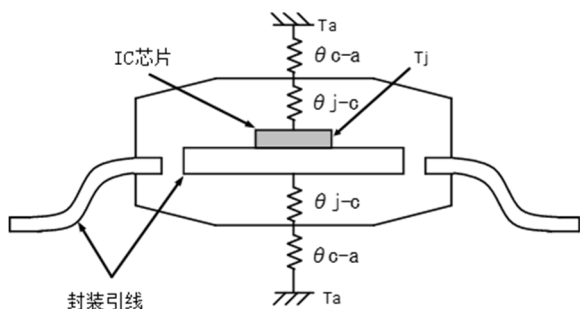


Figure 2.5.1. 封装的热阻

Figure 2.5.2 是热降额曲线 (Derating Curve) 的示例。这个曲线是表示在某个环境温度下 IC 能消耗多少功率的图表, 表示 IC 芯片在不超过允许温度下能消耗功率。

例如 MSOP8 的 Junction 温度。因为这个 IC 的保存温度范围是 -55°C ~ 150°C , 所以芯片的最大容许温度为 150°C 。MSOP8 的热阻是 $\theta_{j-a} = 212.8$ [$^{\circ}\text{C}/\text{W}$], 这个 IC 在 $T_a = 25^{\circ}\text{C}$ 下消耗 0.58 [W] 的功率, 这是 Junction 温度就是

$$T_j = 25^{\circ}\text{C} + 212.8^{\circ}\text{C}/\text{W} \times 0.58[\text{W}] = 150^{\circ}\text{C} \quad (2.5.2)$$

因为达到了芯片的最大允许温度, 如果消耗更多的功率的话, 有可能会劣化或破坏。热降额曲线每 1°C 的降额值由热阻的倒数决定。在这里是

- SOP8 : 5.5 [$\text{mW}/^{\circ}\text{C}$]
- SSOP-B8 : 5.0 [$\text{mW}/^{\circ}\text{C}$]
- MSOP8 : 4.7 [$\text{mW}/^{\circ}\text{C}$]

注) 关于运算放大器的消耗功率计算, 请参照以下电路电流。

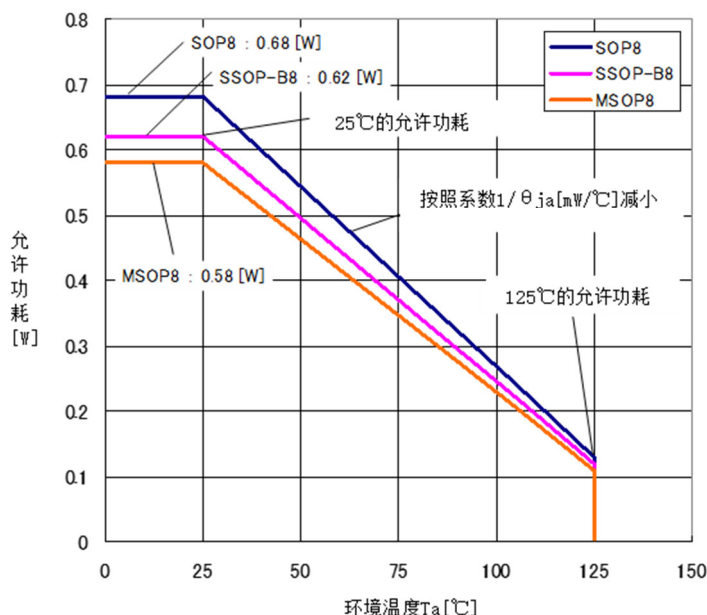


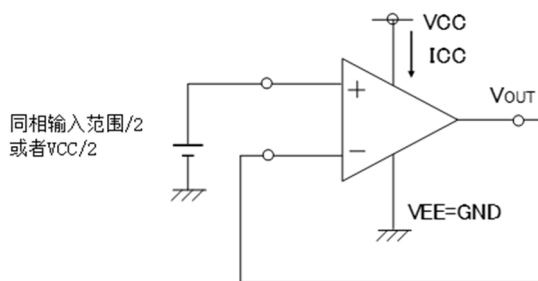
Figure 2.5.2. 热降额曲线例 (70mm×70mm×1.6mm 单层 FR4 玻璃树脂基板实装时)

3 电气的特性

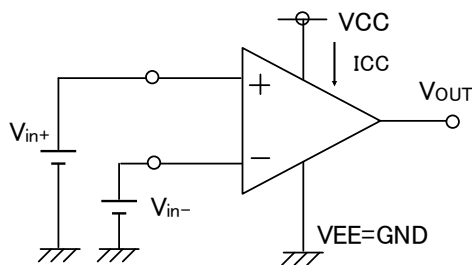
在此说明运算放大器、比较器的电气特性和实际使用上的注意事项。

3.1 电路电流

运算放大器比较器的电路电流如 Figure 3.1.1, 表示在无负载、稳定状态下流向 IC 单体的电流。通常监控从 VCC 端子流向 VEE 端子的电流。除了电路电流以外, 一般也被称为无信号时电路电流、静止电流。由于不同产品的输入范围、动作电压范围也不同, 所以测定条件也不同。通常是通过施加同相输入电压范围的中心或电源电压 VCC-VEE 的中间电压进行测量。此外, 比较器的电路电流根据电路结构的不同, 输出 High 及 Low 的条件值也不同。被规定为其中电路电流多的一路的条件。



(a) 运算放大器的电路电流测定电路



(b) 比较器的电路电流测定电路

Figure 3.1.1. 运算放大器·比较器的电路电流

运算放大器的功耗计算

计算运算放大器的耗电时, 不仅要考虑电路电流, 还要考虑输出电流。

关于功耗的计算, 按照顺序进行说明。运算放大器的功耗分为电路电流产生部分和输出电流产生部分。首先时电路电流产生的消耗电流的计算。将 P_{AMP} 作为运算放大器消耗的功率时, 式 (3.1.1) 根据 $P = \text{电流} \times \text{电压}$ 可以写成电路电流 \times 电源电压。在运算放大器上施加电源电压的状态下, 该功耗会一直持续消耗。

$$P_{AMP} = I_{CC} \times (V_{CC} - V_{EE}) \quad (3.1.1)$$

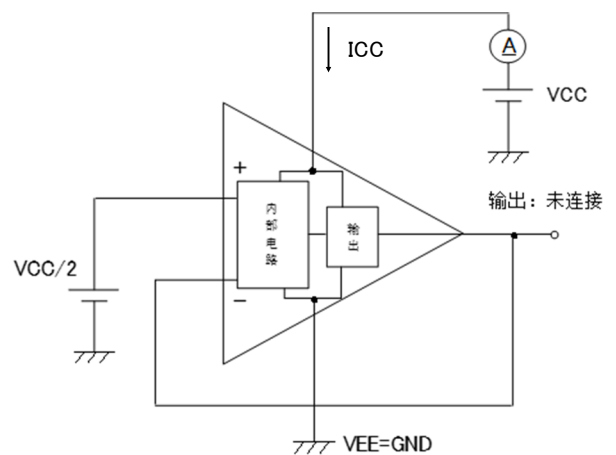


Figure 3.1.2. 电路电流产生的消耗功率

接着, 进行基于输出电流的消耗功率的计算。

进行 Figure 3.1.3(a) 中流过的输出漏电流相关的功率计算。

当 V_o 的电压低于负载电阻 R_L 连接的参考电压 $V_{CC}/2$ 时, 输出漏电流会向里流动 (吸收)。该漏电流的消耗功率如式 (3.1.2) 所示。通过流入 IC 内部的电流和 OUT 端子和 VEE 端子之间的电位差的积来求出消耗功率。

$$P_{SINK} = I_{SINK} \times (V_o - V_{EE}) \quad (3.1.2)$$

漏电流时运算放大器的耗电合计数公式 (3.1.3) 表示

$$P = P_{AMP} + P_{SINK} = I_{CC} \times (V_{CC} - V_{EE}) + I_{SINK} \times (V_o - V_{EE}) \quad (3.1.3)$$

接着, 进行 Figure 3.1.3 (b) 中流过的输出源电流的功率计算。

输出电压 V_o 比负载电阻 R_L 连接的参考电压 $V_{CC}/2$ 电压高时会流出源电流 (外流)。该源电流的功率计算如公式 (3.1.4) 所示。通过从 IC 内部流出的电流和 VCC 端子和 OUT 端子之间的电位差的积来求出消耗功率。

$$P_{SOURCE} = I_{SOURCE} \times (V_{CC} - V_o) \quad (3.1.4)$$

源电流时运算放大器的耗电合计数公式 (3.1.5) 表示。

$$P = P_{AMP} + P_{SOURCE} = I_{CC} \times (V_{CC} - V_{EE}) + I_{SOURCE} \times (V_{CC} - V_o) \quad (3.1.5)$$

在估算消耗功率时, 用漏电流或源电流中某一个较大的值进行估计。

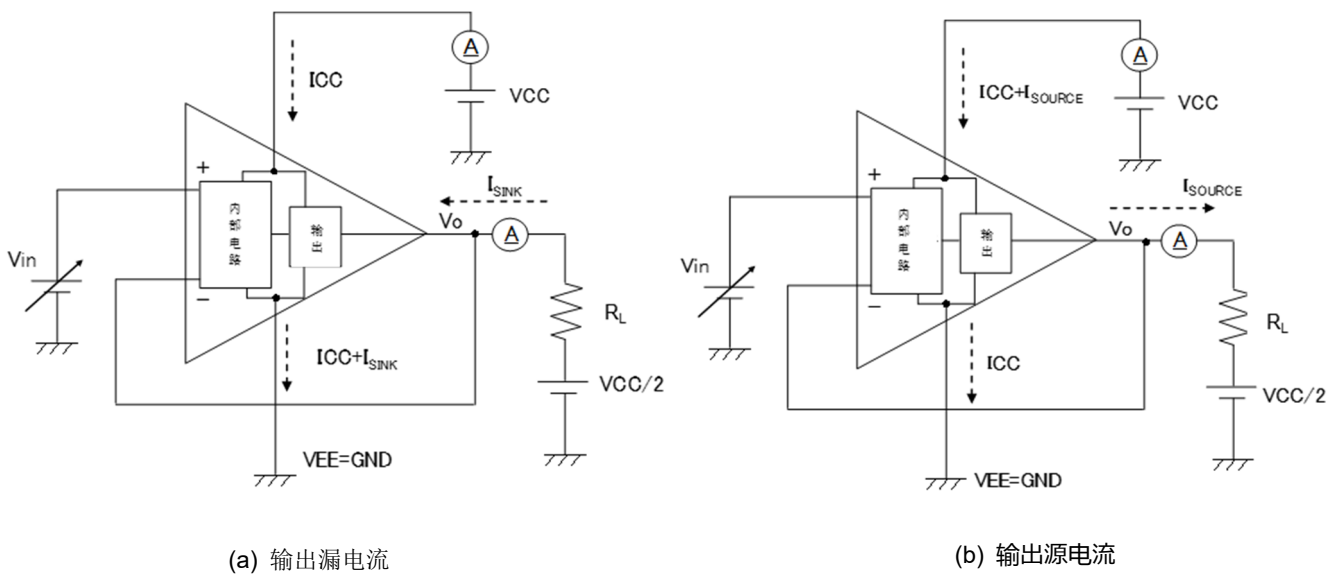


Figure 3.1.3. 输出电流消耗功率

3.2 输入偏移电压

输入偏移电压是指具有差动输入电路的运算放大器和比较器所特有的误差电压。理想的运算放大器和比较器的输入偏移电压为 0V。在运算放大器或比较器的输入端子中输入同相（相同）电压时，理想的运算放大器不会输出电压，但存在输入偏移电压时，会输出对应输入偏移电压的输出电压。将该输出电压设为 0V 所需的输入端子之间的电压差称为输入偏移电压。此值为输入换算值。输入换算的优点是运算放大器或比较器被用于各种各样的放大率和电路构成，如果表示为输入换算电压的话，

可以容易地估计对输出电压的影响。输入偏移电压的单位通常以[mV]或[μV]来表示，值越接近 0 越理想。在同相输入电压范围内，输入偏移电压会急剧增加，成为运算放大器、比较器无法动作的区域。另外，观测输入偏移电压的出现频率，则以 0V 为中心正态分布。也就是说，在数据表中定义的范围随机分布。规格值的标记是用绝对值记载的，所以实际上具有+极性、-极性双向的输入偏移电压。下面将说明输入偏移电压带来的具体影响。

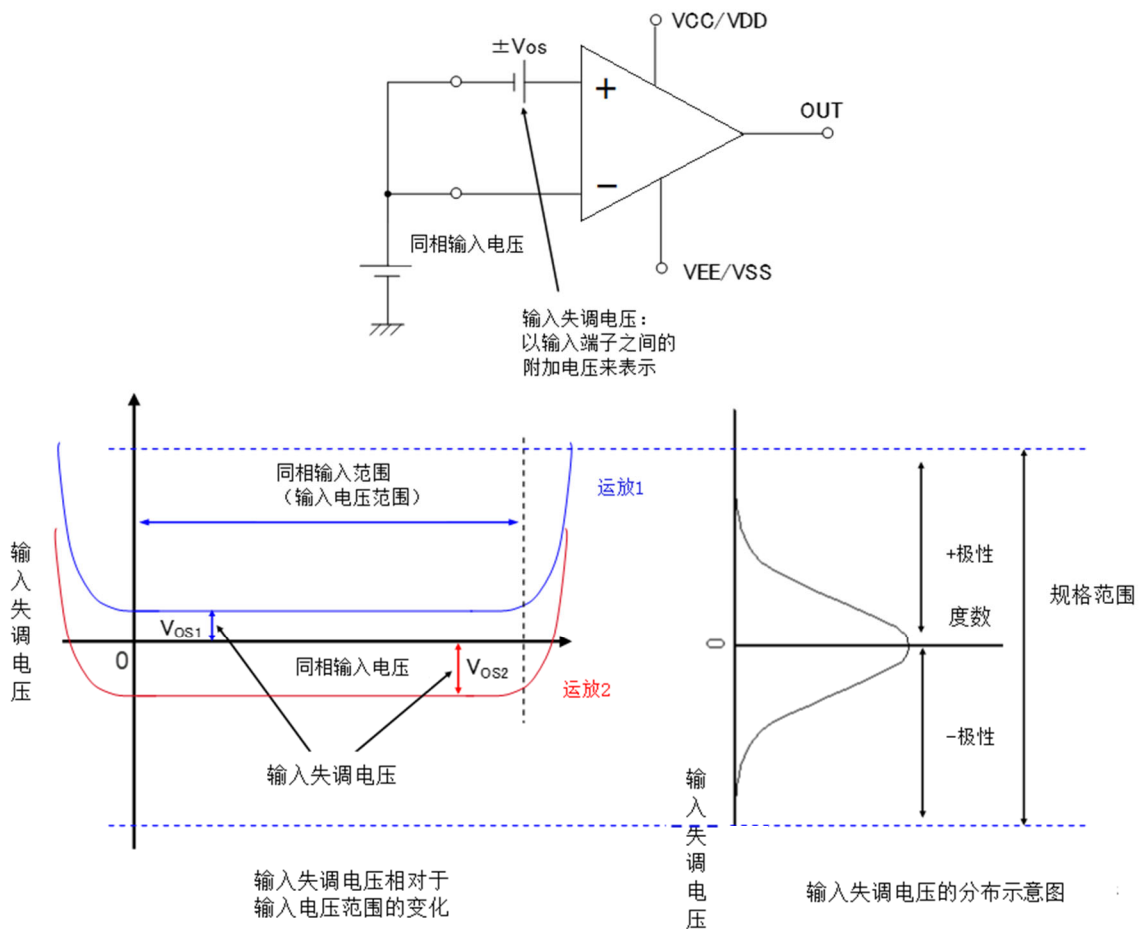


Figure 3.2.1. 输入偏移电压的参考图

关于输入偏移电压的影响

对于运算放大器

下面对使用运算放大器构成放大电路中输入偏移电压的影响进行说明。

Figure 3.2.2(a)参考计算非反转放大电路输入偏移电压的影响公式 (3.2.1)

输入偏移电压乘以增益倍率得到电压要加到输出电压中。输入偏移电压的极性为+时，值会比预期的输出电压大，-极性时，输出电压会比预期值小。

$$V_o = (1 + \frac{R_f}{R_s})V_{in} \pm (1 + \frac{R_f}{R_s})V_{OS} \tag{3.2.1}$$

接着，Figure 3.2.2 (b) 计算构成反转放大电路时输入偏移电压的影响。

$$V_o = -\frac{R_f}{R_s}V_{in} \pm (1 + \frac{R_f}{R_s})V_{OS} \tag{3.2.2}$$

如式 (3.2.2) 所示，在反转放大电路的输出端与+端子侧之间观察到的放大电压，需要加上-端放大电路输入偏移电压乘放大率倍的电压。这也和刚才一样，由于输入偏移电压与期待值的增益倍，导致输出电压发生偏差。

假设 Figure 3.2.3 具有±5mV 的输入偏移电压进行计算。无论哪一个电路，波形的中心都会偏移输入偏移电压乘放大率的 (16 倍×5 mV) 的量。选型时，要根据增益后输出幅度范围，考虑选择合适输入偏移电压值的运算放大器。

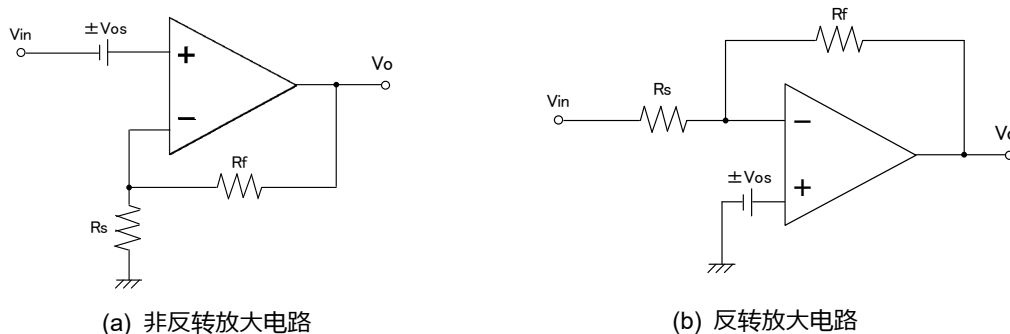


Figure 3.2.2. 使用运算放大器的放大电路

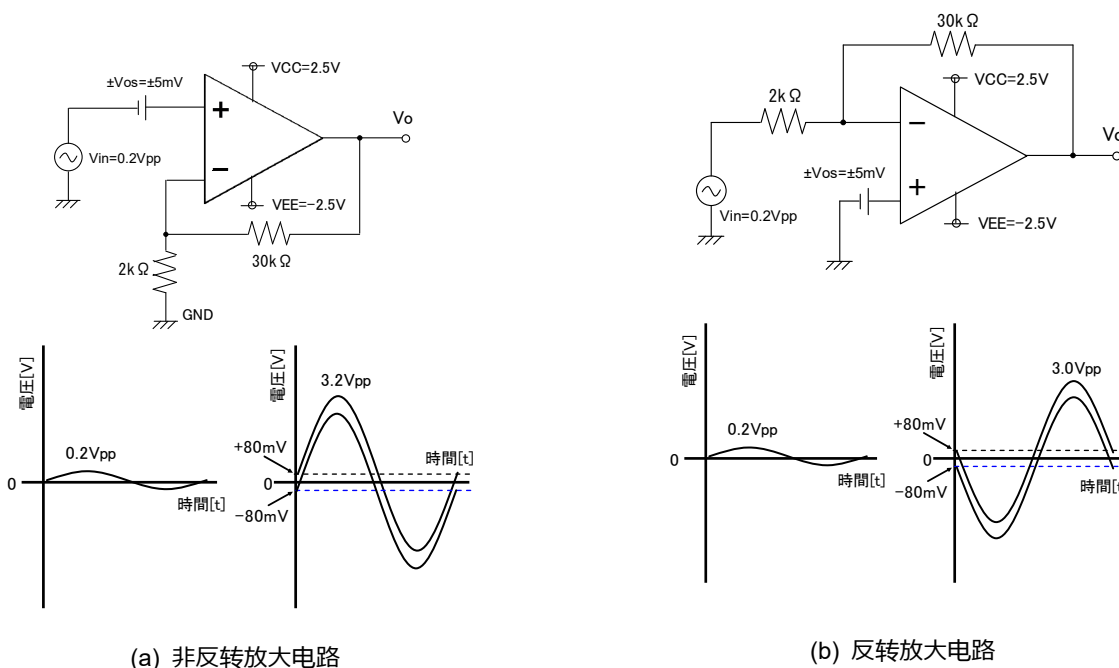


Figure 3.2.3. 偏移电压影响的具体例子

关于比较器

输入偏移电压对过驱动电压的影响

比较对象的电压和基准电压 V_{ref} 的差称为过 V_{os} 。差异越小响应时间越长，一般以 5mV、10mV、50mV、100mV 来规定响应时间。例如，假设输入偏移电压为 6mV 的比较器。在不存在输入偏移电压的理想状态下，如果施加略高于或低于基准电压 V_{ref} 的输入，则输出电压将被切换。

但是，如果输入偏移电压为 6mV，如果输入 5mV 的 V_{os} 电压时比较器可能没有反应的现象。也就是说，输入偏移电压似乎被添加到了基准电压 V_{ref} 中。如果将输入偏移电压的规格设为 $\pm V_{os}$ ，则 $V_{ref}+V_{os}$ 至 $V_{ref}-V_{os}$ 的区间内，既有可能输出电压为高电平，也可能输出低电平。规格书的 V_{os} 响应时间特性的图表是通过校正输入偏移电压来测量的。

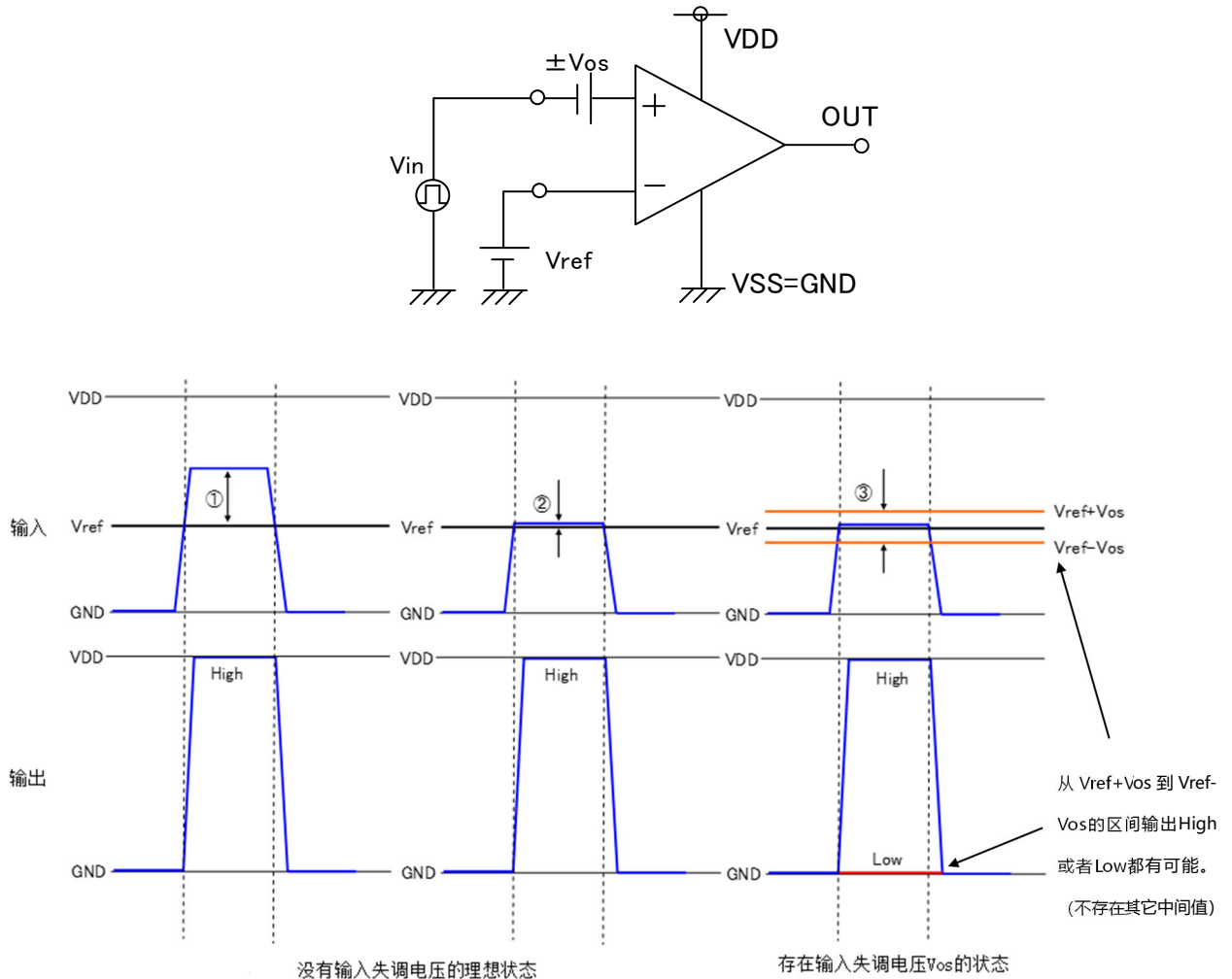


Figure 3.2.4. 输入偏移电压对比较器的影响

关于输入偏移电压的产生原因

双极型和 CMOS 型的发生原理都是相同的, 因此对双极型进行解说。

输入偏移电压是由于 Figure 3.2.5 中 Q 1/Q 2、Q 3/Q 4 的晶体管特性差异而产生的。正确地说, Q 1/Q 2 的基极-发射极间电压的制造偏差和 Q 3/Q 4 的基极-发射极间电压的制造偏差使流向 Q3/Q4 的集电极电流 I_{c3}/I_{c4} 不相等是输入偏移电压产生的一个原因 (虽然, Q3/Q4 的基极电流偏差也会有影响输入偏差电压, 但是通常影响较小, 所以可以忽略)。

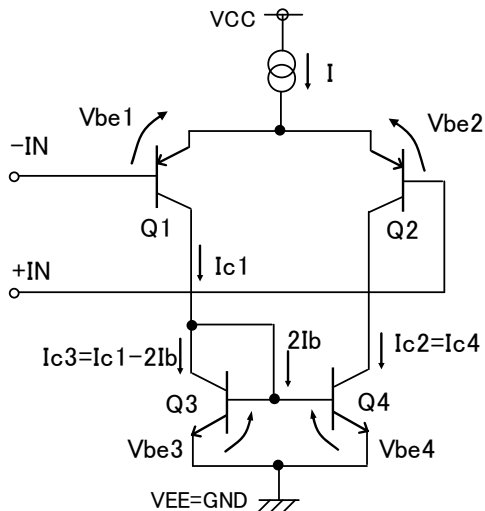


Figure 3.2.5. 运算放大器的差动输入级

此外, 输入偏移电压的产生原因之一是受到封装和基板的应力的影响。这种影响一般越是小型封装越容易受到影响。受到应力的话半导体元件表面被推, IC 芯片产生弯曲, 产生压电阻效果。由于这种压电阻效应产生的压电效应, 晶体管的特性发生了变化。

在运算放大器中, 主要应力的影响差分输入段容易受影响, 电路板安装后, 根据来自基板的应力, 输入偏移电压有可能发生变动。作为对策, 应力越是到基板的角落越大, 所以推荐在基板中央配置运算放大器。另外, 封装尺寸大的话比较难受到应力的影响, 需要精度的话选择尺寸大的封装也是有效的

关于输入偏移电压的温度漂移

输入偏移电压会跟随温度而变化。这种变化被称为温度漂移。温度漂移值也和输入偏移电压一样不是一定值, 其分布遵循正态分布。根据产品不同, 数据手册上可能会记载标准值。注意点: 如果根据温度变化, 安装基板的挠度情况发生变化, 根据上述压电阻效果, 有时会观测到输入偏移电压好像漂移了。

输入偏置电流引起的输入偏移电压增加

使用双极运算放大器构成放大电路时, 需要采取输入偏置电流对策。输入偏置电流和构成放大电路的电阻的并联合成电阻值的乘积部分会增加输入偏移电压。

作为对策是将相同的合成电阻连接到另一个输入端子, 关于这个内容在输入偏置电流的项目中详细说明。

3.3 输入偏置电流、输入偏移电流

输入偏置电流是指从运算放大器的输入端子流出或流入的电流。双极型运算放大器中连接到输入端子的晶体管的基极电流为输入偏置电流。差分输入段由PNP晶体管构成的情况下，电流是流出的方向。另外，由NPN晶体管构成的情况下，电流会向端子流入。大部分产品是按nA ($10^{-9}[A]$) 级的输入偏置电流量设计的，高速类型中也有 μA ($10^{-6}[A]$) 级的输入偏置电流量设计的产品。运算放大器的输入偏置电流在理想中时越少越好。CMOS类型 (FET输入) 的运算放大器由此产生。CMOS运算放大器的输入偏置电流非常小fA ($10^{-15}[A]$) ~ pA ($10^{-12}[A]$) 订单。因此，用于高阻抗传感器等产品的运算放大。

如Figure 3.3.1(a)所示，输入晶体管由PNP晶体管构成的运算放大器的输入偏置电流是从输入端子方向流出。

Figure 3.3.1 (b) 所示，输入晶体管由NPN晶体管构成的运算放大器为端子方向流入。Figure 3.3.1 (c) 所示的双极型全摆运算放大器的输入偏置电流根据动作范围的不同流动方向也会发生变化。在只有PNP晶体管工作的区域中，偏置电流是流出的方向，两个管子同时工作时，产生差分电流，极性会随电流比较大的方向流动。只有NPN在工作的状态下是流入的方向。所以在同相输入电压范围变化时，偏置电流的极性会发生变化。Figure 3.3.1 (d) 的CMOS运算放大器的输入偏置电流为端子泄漏电流。其主要原因是连接到IC内部的静电保护元件。与双极型相比，这种电流非常小，因此在连接传感器等高阻抗元件时非常有利。另外，作为特征，随着温度的上升泄漏电流也会增大，所以高温时电流有增加的倾向

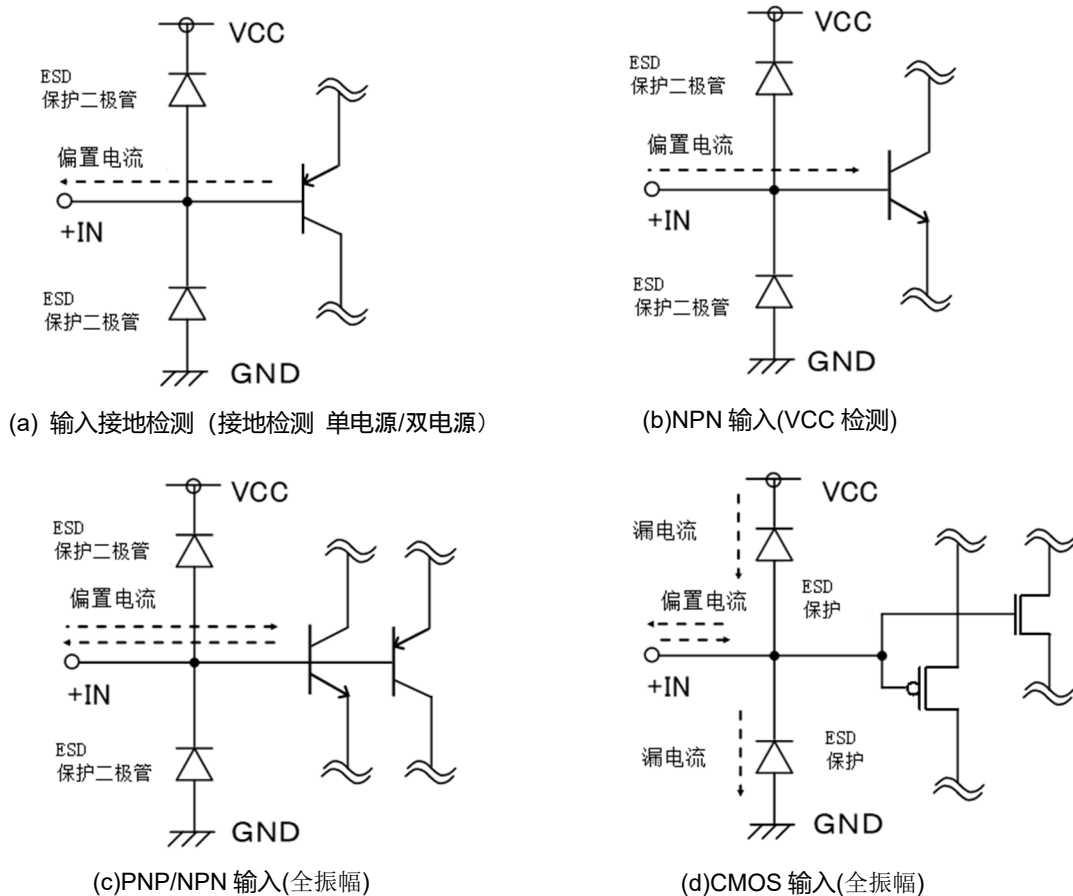


Figure 3.3.1. 输入偏置电流和输入晶体管

关于输入偏置电流的影响

输入偏移电流是指+输入端子与-输入端子的输入偏置电流之差。因为晶体管的性能偏差会影响基极电流和漏电流，所以不一定是相同的值

输入偏置电流 I_b 和输入偏移电流 I_{io} 的定义如式 (3.3.1)、式 (3.3.2) 所示。

$$I_b = \frac{I_{b+} + I_{b-}}{2} \tag{3.3.1}$$

$$I_{io} = I_{b+} - I_{b-} \tag{3.3.2}$$

使用输入偏置电流和输入偏移电流的定义式 (3.3.1) 和 (3.3.2) 整理出公式 (3.3.4)。

在公式 (3.3.4) 中输入偏置电流的影响，如果将 R_3 设置为与 R_1 和 R_2 并行合成阻抗相同的大小，则可以消除 I_b 项为零。另外，如果从式 (3.3.4) 中存在输入偏移电流，则会影响输出电压。

$$V_{out} = -\frac{R_2}{R_1} V_{in} - \left(1 + \frac{R_2}{R_1}\right) \left[\frac{R_1 R_2}{R_1 + R_2} I_{b-} - R_3 I_{b+} \right] - \left(\frac{R_1 R_2}{R_1 + R_2} + R_3 \right) \frac{I_{io}}{2} \tag{3.3.4}$$

输入偏置电流消除

Figure 3.3.3 的反转放大电路中输入偏置电流的影响如式 (3.3.3) 所示。

$$V_{out} = -\frac{R_2}{R_1} V_{in} - \left(1 + \frac{R_2}{R_1}\right) \left[\frac{R_1 R_2}{R_1 + R_2} I_{b-} - R_3 I_{b+} \right] \tag{3.3.3}$$

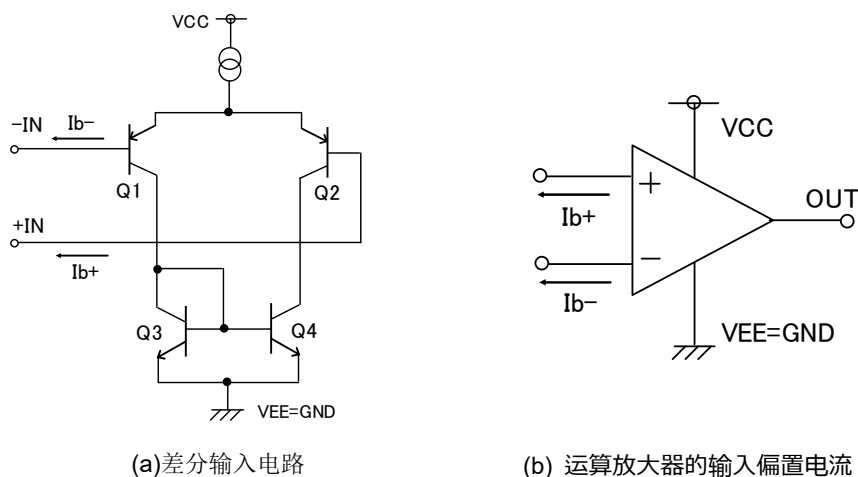


Figure 3.3.2. 输入偏置电流

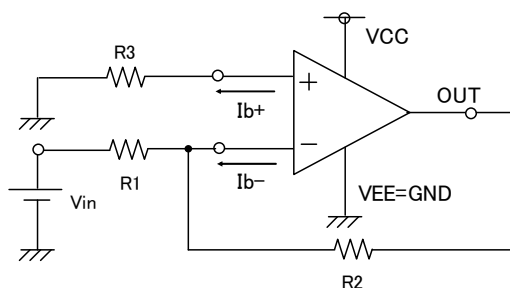


Figure 3.3.3. 反转放大电路的输入偏置电流

3.4 同相输入电压范围

同相输入电压范围 (VICM) 是指运算放大器正常工作的输入电压范围。输入同相输入电压范围以外的信号的话, 输入偏移电压会急剧增加, 输出电压饱和不能正常工作。

同相输入电压范围是运算放大器的输入电路, 由差动放大电路的电路构成决定。

Figure 3.4.1 中是 4558 系运算放大器的差动输入电路, Figure 3.4.2 中 358/2904 系运算放大器的差动输入电路。分析这两个运算放大器的同相输入电压范围。

4558 系运算放大器的同相输入电压范围如式 (3.4.1) 所示。这里将同相输入电压作为 VICM。同相输入电压范围的下限值为 Q1、Q2 晶体管不饱和和动作所需的电压为下限。同时, 同相输入电压范围的上限是 Q0 晶体管不饱和和动作所需的电压。

从式 (3.4.2) 看出, 4558 系运算放大器存在下限和上限晶体管都不动作的区域。这种形式的运算放大器叫做双电源运算放大器。通常, 使用正电源和负电源将 GND 作为中点电位来使用, 但是即使是这样的运算放大器, 只要适当地设定偏压, 也可以在单电源上使用。

接下来, Figure 3.4.2 所示的 358/2904 系统运算放大器的同相输入电压范围如式 (3.4.3) 所示。358/2904 系统的运算放大器为了能处理 GND (VEE) 电平的输入电压, 使用了电平偏移电路 Q1、Q2。另外, 在电路构成上下功夫, 设计成 Q3、Q4 的集电极电位几乎相等。因此 Q3、Q4 的电压几乎相同。根据式 (3.4.4), 同相输入电压的下限由 Vsat 和 Vbe 决定。因为 Vsat 比通常的 Vbe 要小, 所以 358/2904 系运算放大器的同相输入电压范围可以包含 VEE, 可以输入 GND 信号。

4558 系统运算放大器的同相输入电压范围

$$V_{EE} + V_{be6} + V_{be5} + V_{sat2} - V_{be2} < V_{ICMR} < V_{CC} - V_{sat0} - V_{be2} \tag{3.4.1}$$

式 (3.4.1) 中 Vbe 及 Vsat 全部相等时、

$$V_{EE} + (V_{be} + V_{sat}) < V_{ICMR} < V_{CC} - (V_{sat} + V_{be}) \tag{3.4.2}$$

358/2904 系统运算放大器的同相输入电压范围

$$V_{EE} + V_{be5} + V_{Vsat3} - V_{be3} - V_{be1} < V_{ICMR} < V_{CC} - V_{sat0} - V_{be3} - V_{be1} \tag{3.4.3}$$

式 (3.4.3) 中 Vbe 及 Vsat 全部相等时、

$$V_{EE} + (V_{Vsat} - V_{be}) < V_{ICMR} < V_{CC} - (V_{sat} + 2V_{be}) \tag{3.4.4}$$

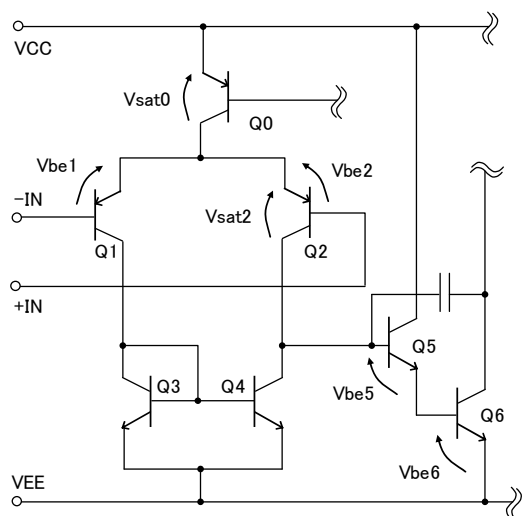


Figure 3.4.1. 455 系列运算放大器的差动输入电路

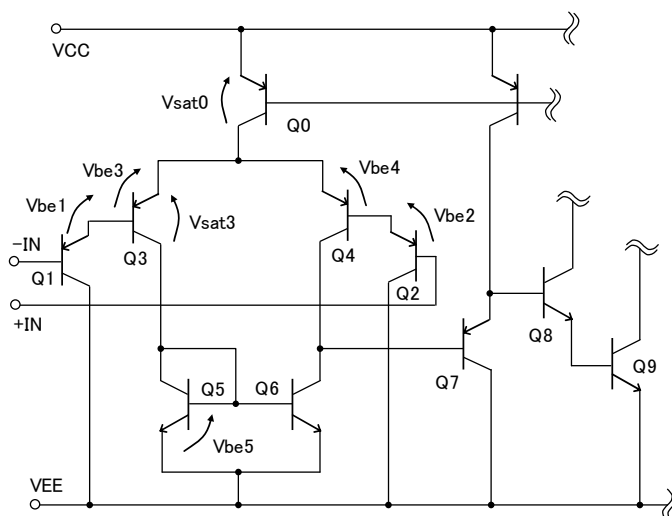


Figure 3.4.2. 358/2904 系列运算放大器的差动输入电路

路

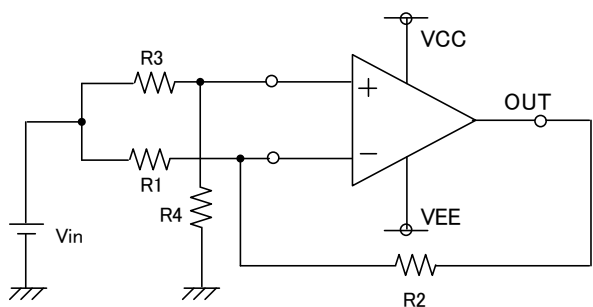
下面介绍同相输入电压的特性例子和测量方法

Figure 3.4.3(a)中显示同相输入电压测量电路。将差动放大电路的输入端子设为公共端，改变输入电压。

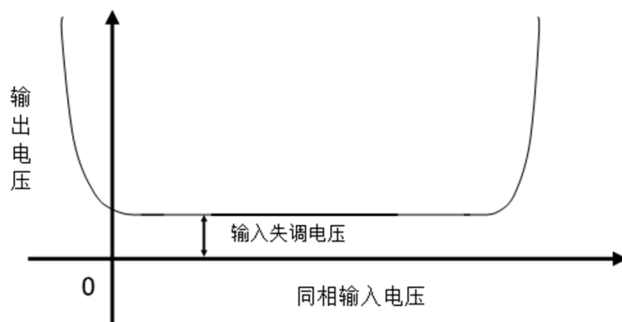
由于输入了同相电压，理想的输出电压为 0，但实际上存在输入偏移电压，因此 Figure 3.4.3 (b) 所示输出偏移电压是输入偏移电压乘放大率倍。

以下是按上述同相输入电压范围考察的 358/2904 系列运算放大器及 4558 系列运算放大器的同相输入电压范围的侧视图。

如 Figure 3.4.4 及 Figure 3.4.5 那样，由于同相输入电压范围的限制，因此需要在应用时选择适用输入范围的运算放大器。在此之前，说明了同相输入电压范围和输入偏移电压有密切的关系。无论是 CMOS 类型 (FET 输入)，还是双极类型，都有开发出同相输入电压范围扩大到从 VEE ~ VCC 的放大器产品。这样的运算放大器即使是低电源电压也能确保输入的动态范围，最适合移动设备等低电压动作应用程序。



(a)测试电路图



(b) 同相输入电压 vs 输出电压

Figure 3.4.3. 同相输入电压测量电路

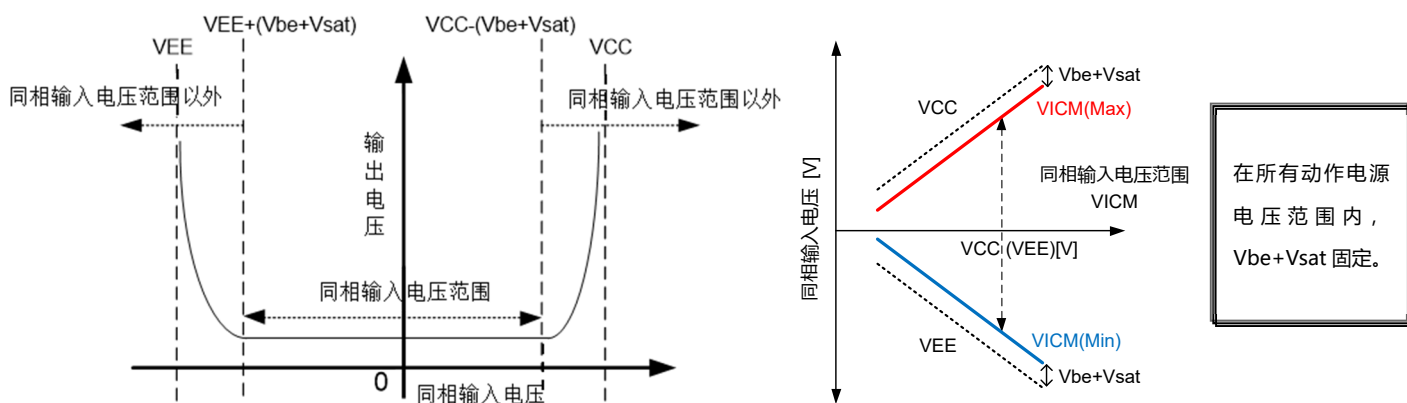


Figure 3.4.4. 4558 系列运算放大器的同相输入电压范围

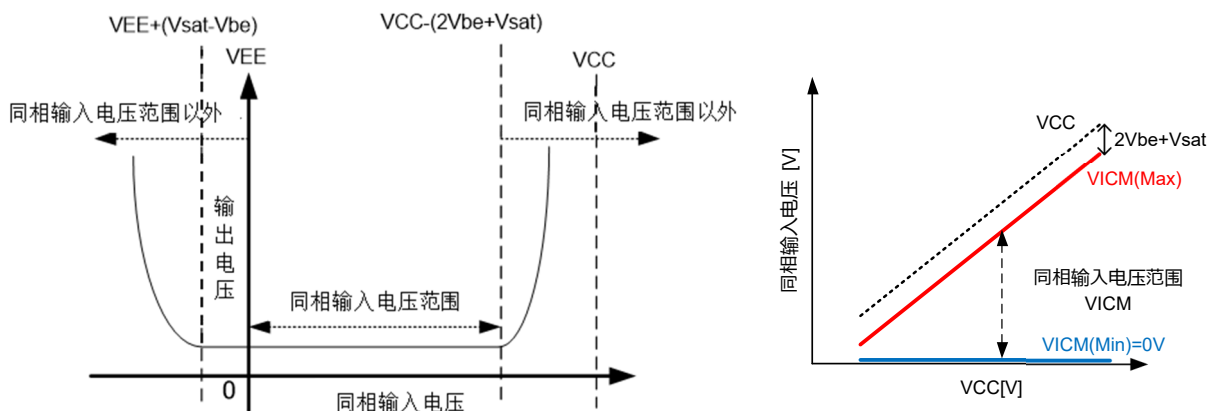


Figure 3.4.5. 358/2904 系列运算放大器的同相输入电压范围

3.5 最大输出电压 (High/Low 电平输出电压)

最大输出电压 (输出电压范围) 表示运算放大器可输出的电压范围。电压值分为最大输出电压 High (高电平输出电压) 和最大输出电压 Low (低电平输出电压)。

输出电压范围受输出电路构成、电源电压、负载条件 (输出电流) 的限制。

接下来, 对双电源运算放大器中最标准的 4558 系低噪声运算放大器的输出电压范围进行说明。

之所以说输出电压范围取决于运算放大器的输出电路构成, 是因为构成电路的晶体管等元件有正常工作所需的电压, 所以会产生限制。

Figure 3.5.1.1 表示 4558 的输出等效电路。首先考虑最大输出电压 High。从输出端子到 VCC 端子的路径中存在晶体管 Q1、Q2 输出保护电阻 R1。正常工作所需的电压为 Q1 的集电极-发射极间电压 V_{ce1} 、Q2 的发射极间电压 V_{be2} , 再加上输出源电流 I_{source} 流动的情况下, 从 Q2 的发射极进一步产生 $R1 \times I_{source}$ 的电压下降。负载 R_L 越重 (电阻值越小) 流动的源电流越大, 输出电压越窄。

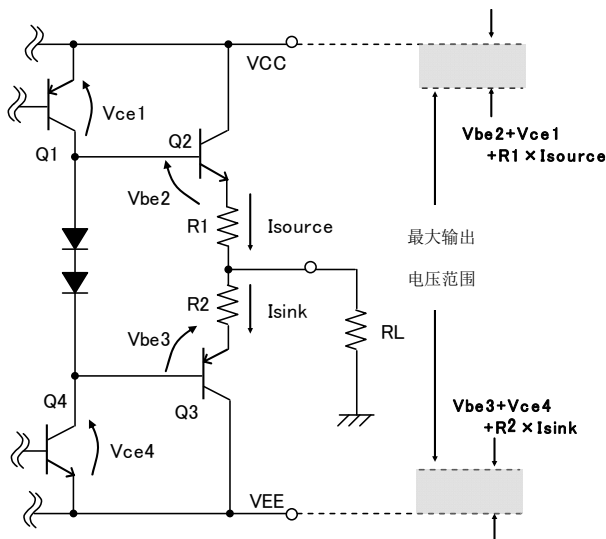


Figure 3.5.1. 4558 系列运算放大器的输出等效电路图

最大输出电压 High 用以下公式表示

最大输出电压 High

$$= VCC - V_{ce1} - V_{be2} - (R1 \times I_{source}) \quad (3.5.1)$$

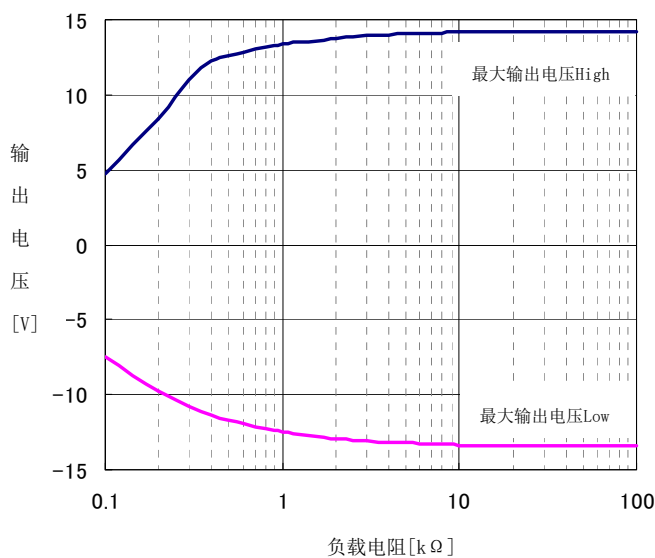
此外, 考虑最大输出电压 Low。从输出端子到 VEE 端子的路径中存在晶体管 Q3、Q4、短路保护电阻 R2。考虑方式与最大输出电压 High 相同, 最大输出电压 Low 是晶体管 Q4 的集电极-发射极间电压 V_{ce4} 、Q3 的基极-发射极间电压 V_{be3} 、以及输出漏电流 I_{sink} 流动的情况下, 由于保护电阻 R2 存在会降低电压。

最大输出电压 Low 用以下公式表示。

最大输出电压 Low

$$= VEE + V_{ce4} + V_{be3} + (R2 \times I_{sink}) \quad (3.5.2)$$

Figure 3.5.2 中显示 4558 系运算放大器的最大输出电压示例。Figure 3.5.2 所示, 正电源 (VCC)、负电源 (VEE) 两侧存在不动作的死区。



VCC/VEE=+15V/-15V、Ta=25°C、VRL=VCC/2

Figure 3.5.2. 4558 系列运算放大器的最大输出电压示例

接下来考虑单电源运算放大器最标准的 358/2904 系列列运算放大器的输出电压范围。

Figure 3.5.3 是 358/2904 系列列运算放大器的输出等效电路。关于最大输出电压 High、从输出端子到 VCC 端子的路径里有晶体管 Q1、Q2、Q3 和限流电阻 R1。该电路运行所需的电压为 Q1 的集电极-发射极间电压 V_{ce1} 、Q2、Q3 的基极-发射极间电压 V_{be2} 、 V_{be3} 还有因为输出源极电流 I_{source} 而产生的 $R1 \times I_{source}$ 的电压。负载 R_L 越重 (电阻值越小), 源极电流越大、输出电压就越窄。

最大输出电压 High 由以下公式表示。

最大输出电压 High

$$= VCC - V_{ce1} - V_{be2} - V_{be3} - (R1 \times I_{source}) \tag{3.5.3}$$

此外, 还要考虑最大输出电压 Low。作为 358/2904 的特点, 有两条从输出端子到 VEE 端子的路径。一个是晶体管 Q4、Q5 的路径。另一条是 Q6 的路径。Q6 的路径采用晶体管 Q6 在输出电压 Low 时流入恒定电流 $40\mu A$ 始终从输出端子流出的结构。这种恒定电流被称为 Low 灌电流。如果输出电流小于 $40\mu A$, 则输出电压 Low 由 Q6 的集电极-发射极间电压 V_{ce6} 来决定。

此时的 Low 电平输出电压非常小, 在 10mV 左右、输出电压几乎可以输出到 GND 等级。当输出灌电流 I_{sink} 大于 $40\mu A$ 时、输出灌电流开始流向 Q4。Q4 工作所需要的电压为 Q5 的集电极-发射极间电压和 Q4 的基极-发射极间电压。

最大输出电压 Low 由以下公式表示。

最大输出电压 Low

$$= VEE + V_{ce6} \quad (I_{sink} < 40\mu A) \tag{3.5.4}$$

最大输出电压 Low

$$= VEE + V_{ce5} + V_{be4} \quad (I_{sink} > 40\mu A) \tag{3.5.5}$$

这样, 358/2904 系列的运算放大器根据输出灌电流的量不同电路不同的话、由于输出电路的切换, Low 电平电压发生变化, 波形会发生失真。这种失真被称为交越失真。关于这个失真稍后详细说明。Figure 3.5.4 表示 358/2904 系列运算放大器的最大输出电压例。如 Figure 3.5.4 所示、存在不在正电源(VCC)上运行的死区。负电源(VEE)侧根据条件可以输出 VEE(GND)附近的电压。

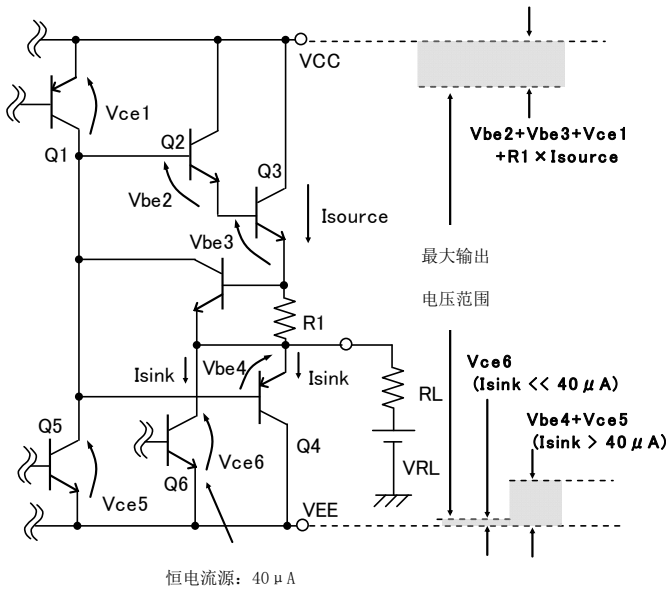
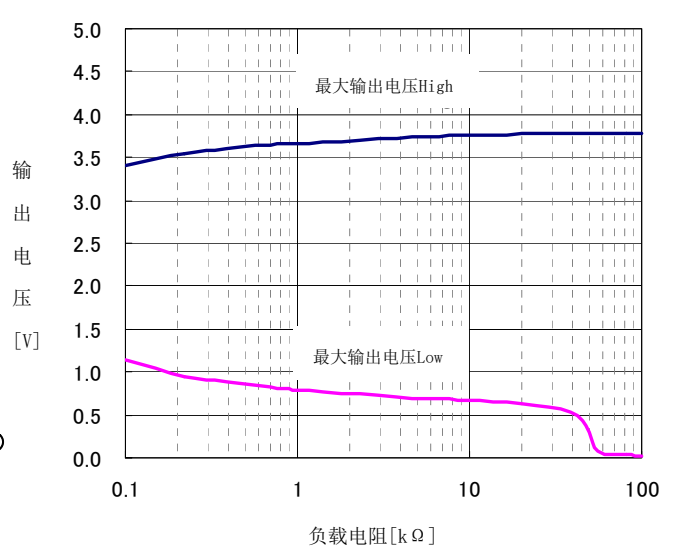


Figure 3.5.3. 358/2904 系列列运算放大器的输出等效电路



$VCC/VEE=5V/0V$ 、 $T_a=25^\circ C$ 、 $V_{RL}=VCC/2$

Figure 3.5.4. 358/2904 系列运算放大器的最大输出电压

3.6 大信号电压增益 (开放增益/开环增益)

表示运算放大器·比较器的+输入端子、-输入端子的差电压的增益。数据表中规定的标准值显示了直流电压的电压增益。为了尽可能减小构成反馈电路时产生的增益误差、一般来说高电压增益(高开环增益)时理想的。输出电压为 V_{OUT} 、输出电位差为 V_{IN_d} 时, 电压增益 A_v 按以下公式给出。

$$A_v = \frac{V_{OUT}}{V_{IN_d}} \quad (3.6.1)$$

Figure 3.6.1 の非反转放大电路为例考虑增益误差。

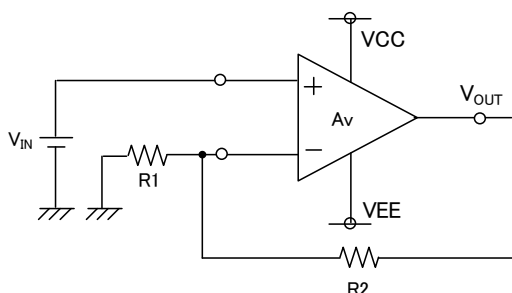


Figure 3.6.1. 非反转放大电路

输出电压 V_{OUT} 由以下公式表示。

$$V_{OUT} = \left(1 + \frac{R_2}{R_1}\right) \times \frac{1}{1 + \left(1 + \frac{R_2}{R_1}\right) \times \frac{1}{A_v}} \times V_{IN} \quad (3.6.2)$$

公式(3.6.2)中, A_v 为 ∞ 时, 电路增益由 $1+R_2/R_1$ 决定。也就是说如果开放增益 A_v 有限, 则会产生增益误差。这里 $R_1=1[k\Omega]$ 、 $R_2=10[k\Omega]$ 、 $A_v=80dB(10000 \text{ 倍})$ 的话, 理想状态下放大率是 11 倍。

$$V_{OUT} = (11) \times \frac{1}{1 + (11) \times \frac{1}{10000}} \times V_{IN} = \frac{11}{1.0011} \cong 10.988 \quad (3.6.3)$$

V_{OUT} 为公式(3.6.3)小于 11 倍。这个差叫做增益误差。在 Figure 3.6.2 中表示输出电压和大信号电压增益的放大率的关系。

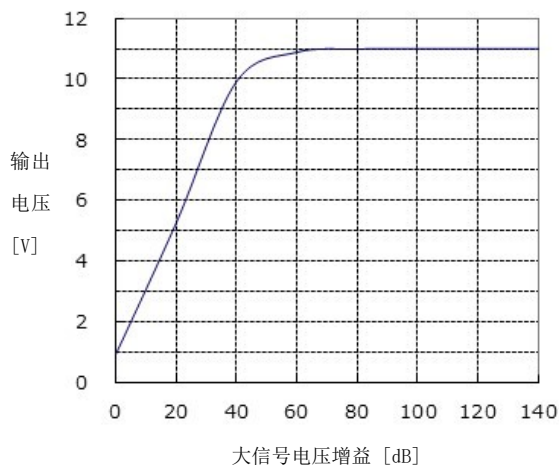


Figure 3.6.2. 输出电压和大信号电压增益的关系

电压增益取决于频率、输入信号频率越高, 电压增益越衰减。因此、频率越高增益误差越大。Figure 3.6.1 电路中电压增益频率特性示例如 Figure 3.6.3 所示(运算放大器使用 BA2904)。

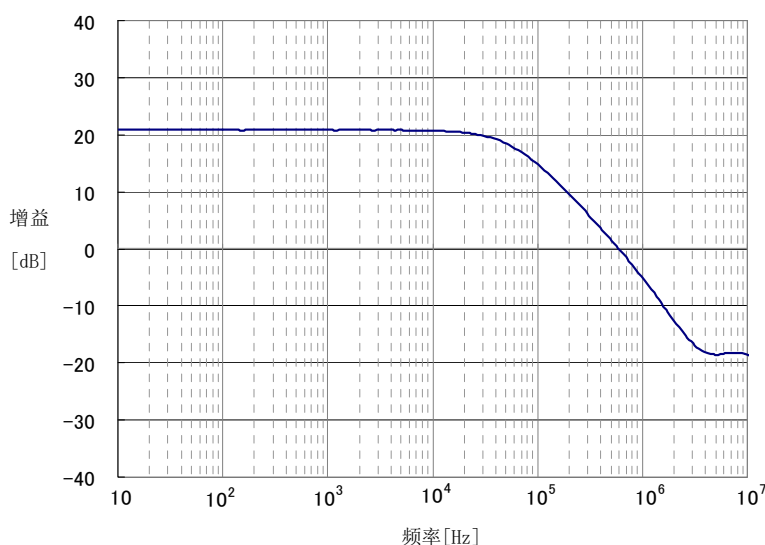


Figure 3.6.3. 电压增益频率特性

3.7 共模信号抑制比 CMRR(Common Mode Rejection Ratio)

共模信号抑制比 CMRR(CMRR_{AMP})是将共模输入电压变化时的输出电压变动量之比用分贝表示。一般数据表中规定的CMRR表示直流共模输入电压和使之变化时输入偏移电压的变动和 ΔV_{IO} 的比、表示运算放大器自身的CMRR。详细情况将在下一项中说明。

$$CMRR_{AMP} = 20 \log \left(\frac{\Delta V_{ICM}}{\Delta V_{IO}} \right) \quad (3.7.1)$$

接着、说明构成放大电路时的共模信号抑制比的想法。

使用外置电阻构成放大电路时、如果存在电阻误差(配对不匹配),则会在放大电路上产生偏移电压。由于该电阻误差引起的偏移电压与运算放大器所具有的输入偏移电压一样会影响共模信号抑制比。可通过以下公式计算放大电路电阻误差引起的CMRR_{RES}。此时运算放大器的CMRR(CMRR_{AMP})是理想的(∞)。这里所说的误差是R1和R3、R2和R4的不匹配。

G表示放大电路的增益 R_2/R_1 。这里 $CMRR_{RES} = G_{DIFF}$ (差模电压放大率)/ G_{CM} (共模电压放大率)(省略导入)

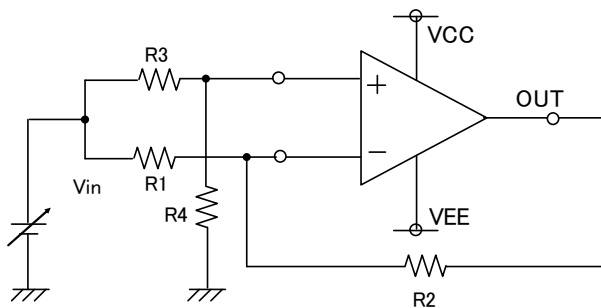
$$CMRR_{RES} = \frac{1+G}{1 - \frac{R_2 R_3}{R_1 R_4}} \quad (3.7.2)$$

Figure 3.7.1(a)中电路整体的CMRR_{ALL}用公式(3.7.3)表示。

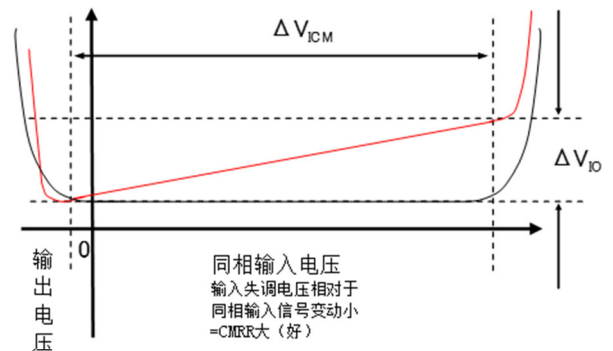
$$CMRR_{ALL} = \frac{1+G}{\frac{1+G}{CMRR_{AMP}} + \left(1 - \frac{R_2 R_3}{R_1 R_4} \right)} \quad (3.7.3)$$

由此可见、即使使用CMRR(CMRR_{AMP})大的运算放大器,电阻的不匹配也会受到限制。

在下一项中进一步考虑运算放大器所具有的共模信号抑制比的意义。



(a)测定电路图



(b)输入偏移电压变动

Figure 3.7.1. 输入偏移电压和 CMRR 的关系

关于运算放大器的共模信号抑制比

运算放大器的电路设计入门书等中记载的运算放大器自身所具有的 CMRR 的定义, 是运算放大器的输入电压差的增益、差模电压增益 A_d 和共模输入电压增益、共模电压增益 A_c 的比 $CMRR=A_d/A_c$ 用分贝表示。这个与公式(3.7.1)相同。

运算放大器理想的是+输入端子和-输入端子的差电压按放大器所具有的增益量放大、但实际运算放大器中由于共模输入电压的变化电路内部的直流工作点(电流·电压)发生变化, 因此差模电压增益和共模电压增益会发生变化。这些结果是、输入偏移电压发生变动, 作为输出电压的变动被观测到。

如果运算放大器的输入的差电压的增益是差模电压增益 A_d 、共模输入电压的增益是共模电压增益 A_c 、+输入端子的电位是 V_{in_p} 、-输入端子的电位是 V_{in_n} , 运算放大器的输出电压用以下公式表示。

$$V_{OUT} = A_d \times (V_{in_p} - V_{in_n}) + A_c \times V_{ICM} \quad (3.7.4)$$

$$V_{OUT} = A_d \times \left((V_{in_p} - V_{in_n}) + \frac{A_c}{A_d} \times V_{ICM} \right) \quad (3.7.5)$$

这里、 V_{ICM} 是共模输入电压 $(V_{in_p} + V_{in_n})/2$ 。

公式(3.7.5)的 $(A_c/A_d) \times V_{IC}$ 项表示共模输入电压引起的误差项视为输入偏移电压。

$$V_{IO} = \frac{A_c}{A_d} \times V_{ICM} \quad (3.7.6)$$

根据公式(3.7.6)、对于共模输入电压的变化而输入偏移电压的变动为

$$\frac{\Delta V_{ICM}}{\Delta V_{IO}} = \frac{A_d}{A_c} = CMRR \quad (3.7.7)$$

公式(3.7.7)、相当于上述共模输入电压与输入偏移电压之比。

举例来说, 使用公式(3.7.7)计算共模输入电压变化对输出的影响。共模输入电压 $V_{IC}=0[V]$ 时的偏移电压、 $V_{IO_0}=1[mV]$ 、 $CMRR=80[dB]=10000[\text{倍}]$ 时 $V_{IC}=10[V]$ 求出输入偏移电压 $V_{IO_{10}}$ 。

$$CMRR = \frac{V_{IC_{10}} - V_{IC_0}}{V_{IO_{10}} - V_{IO_0}} \quad (3.7.8)$$

$$V_{IO_{10}} = \frac{10[V]}{CMRR[\text{倍}]} [mV] = 2[mV] \quad (3.7.9)$$

因此 $CMRR=80[dB]$ 时、由于 $10[V]$ 共模输入电压变动, 输入偏移电压增加 $1[mV]$ 。

下面将说明共模输入电压变化导致输入偏移电压变动的机制。

基于共模输入电压的输入偏移电压变动原理 (参考)

Figure 3.7.2 中显示差模输入级的等效电路の等效电路。下面介绍由于共模输入电压，输入偏移电压增加的机制。首先假设晶体管 M1 和 M2、M3 和 M4 的特性相同。这意味着没有在差模输入级和主动负载中产生的输入偏移电压。因为特性完全相同栅极源极间电压变得相等、差模输入晶体管 M1、M2 中流动得电流变得相等。其次主动负载 M3、M4 的特性相等、所以流动得电流也相等。流动电流相等，特性相同，则主动负载 M3 和 M4 的漏极电压相等。由此、可以认为 Figure 3.7.2(b)小信号等效电路 1 中 V_x 和 V_o 虚拟地短路。根据这一点来记述小信号等效电路就是 Figure 3.7.2(c)小信号等效电路 2。因为可以认为各个晶体管的成分是并列连接的，所以可以合成电路并简化。从该电路中求出共模电压增益。

在获得共模电压增益时， g_m 为晶体管的跨导、 r_d 为漏极阻抗、 g_d 为漏极电导、 V_{ICM} 为共模输入电压、 V 为 M5 的漏极电压。

另外作为 $1/r_d = g_d$ 。建立节点 V_o 和 V 的公式。整理公式(3.7.10)、以 g_{m4} 、 $g_{m2} \gg g_{d4}$ 、 g_{d2} 近似为公式(3.7.11)(省略导出)。根据公式(3.7.11)、共模电压增益 A_c 由晶体管 M5 的阻抗和主动负载 g_m 决定。接着、差模电压增益可以用公式(3.7.12)表示(省略导出)。

输入偏移电压为 V_{IO} 、根据公式(3.7.11)和公式(3.7.12)求出 CMRR(3.7.13)。

综上所述、为了减小共模电压增益 A_c ，需要加大 r_{d5} 和 g_{m4} 。增大 r_{d5} 和在晶体管 M5 中流动的电流不易受共模输入电压影响一样。但是实际上， r_{d5} 和 g_{m4} 是有限的值、CMRR 受到限制。也就是说、由于 CMRR 有限，随着共模输入电压的变化，输入偏移电压也会发生变动。

$$\begin{aligned} g_{d5}V + 2g_{m2}(V_{ICM} - V) + 2g_{d2}(V - V_o) &= 0 \\ 2g_{m4}V_o + 2g_{d4}V_o + 2g_{m2}(V_{ICM} - V) + 2g_{d1}(V - V_o) &= 0 \end{aligned} \tag{3.7.10}$$

$$A_c = \frac{V_o}{V_{ICM}} = \frac{1}{2g_{m4}r_{d5}} \tag{3.7.11}$$

$$A_d = \frac{V_o}{V_{ind}} = g_{m1}(r_{d2} // r_{d4}) \tag{3.7.12}$$

$$CMRR = \frac{A_d}{A_c} = \frac{V_{ICM}}{V_{ind}} = \frac{V_{ICM}}{V_o} = 2g_{m4}g_{m1}r_{d5}(r_{d2} // r_{d4}) \tag{3.7.13}$$

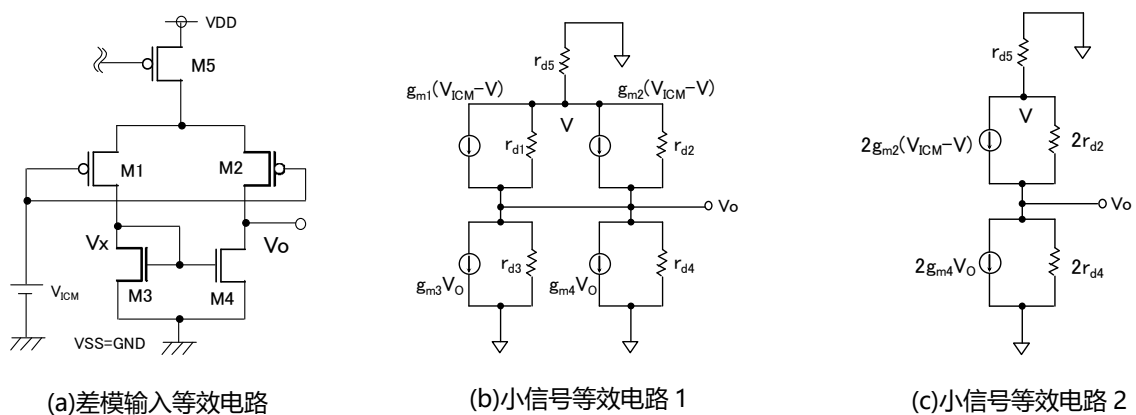


Figure 3.7.2. 运算放大器差模输入段等效电路图

下面说明下 CMRR 频率特性。公式(3.7.13)中所示的差模电压增益是针对直流电压、实际上具有频率特性。如公式(3.7.13)所示, 运算放大器的差模电压增益与 CMRR 密切相关。运算放大器的差模电压增益是根据差模输入级第一个极(1st 极点)的不同, 随着频率的提高会减少-6dB/oct (= -20dB/dec)。

因此 CMRR 也同时减少。在 Figure 3.7.3 中表示 CMRR 的频率特性。

实际使用运算放大器时, 考虑 CMRR 的频率特性是很重要的。

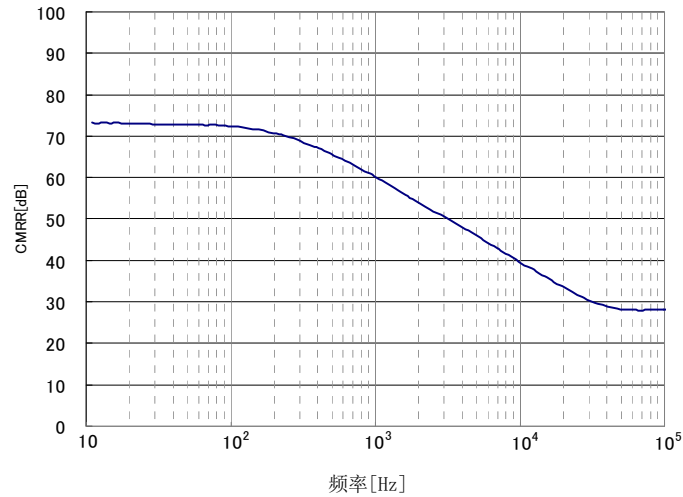


Figure 3.7.3. CMRR 频率特性

3.8 电源电压抑制比 PSRR (Power Supply Rejection Ratio)

电源电压抑制比 PSRR 是指电源电压发生变化时输入偏移电压的变动量的比值。一般来说, 数据表中记载的标准值表示的是直流电压源发生变化时输入偏移电压变动的比率。

$$PSRR = 20 \log \left(\frac{\Delta V_{CC}}{\Delta V_{IO}} \right) \quad (3.8.1)$$

作为一般 PSRR 定义, 用放大器的输入差电压的增益即差模电压增益 A_d 和电源电压的电源变动增益 A_p 的比 $PSRR = A_d/A_p$ 来表示、这个和公式(3.8.1)具有相同的意义。

运算放大器理想状态是+输入端子和-输入端子的差电压增加放大器所具有的增益量, 但实际上运算放大器通过改变电源电压来改变电路内部的直流工作点(电流·电压), 因此差模电压增益和电源变动增益会发生变化。这些结果是、输入偏移电压发生变化, 作为输出电压的变动被观测到。

如果运算放大器输出的差电压增益作为差模电压增益 A_d 、电源电压的增益为电源电压增益 A_p 、+输入端子的电位为 V_{in_p} 、-输入端子的电位为 V_{in_n} 的话、则运算放大器的输出电压可以用以下公式表示。

$$V_{OUT} = A_d \times (V_{in_p} - V_{in_n}) + A_p \times V_{CC} \quad (3.8.2)$$

$$V_{OUT} = A_d \times \left((V_{in_p} - V_{in_n}) + \frac{A_p}{A_d} \times V_{CC} \right) \quad (3.8.3)$$

公式(3.8.3)的 $(A_p/A_d) \times V_{CC}$ 的项表示电源电压引起的误差, 可以视为输入偏移电压。

$$V_{IO} = \frac{A_p}{A_d} \times V_{CC} \quad (3.8.4)$$

根据该关系公式、对于电源电压的变化的输入偏移电压的变动由公式(3.8.5)所示、PSRR 与上述电源电压变动的输入偏移电压变动的比相等。

$$\frac{\Delta V_{CC}}{\Delta V_{IO}} = \frac{A_d}{A_p} = PSRR \quad (3.8.5)$$

举例来说, 使用公式(3.8.5)运算放大器 $V_{CC}=10[V]$ 的输入偏移电压设为 $V_{IO_10}=1[mV]$ 、求 $V_{CC}=20[V]$ 的输入偏移电压 V_{IO_20} 。这里的 $PSRR=80[dB](=10000 \text{ 倍})$ 。

$$PSRR = \frac{V_{CC_20} - V_{CC_10}}{V_{IO_20} - V_{IO_10}} = 10000[\text{倍}] \quad (3.8.6)$$

$$V_{IO_10} = \frac{10[V]}{10000[\text{倍}]} + 1[mV] = 2[mV] \quad (3.8.7)$$

因此、 $PSRR=80[dB]$ 时, 由于有 $10[V]$ 的电源电压变动, 输入偏移电压会增加 $1[mV]$ 。

构成放大电路时、输出电压会输出放大电路的增益倍的误差电压。

构成 $100[\text{倍}]$ 的非反转放大电路时、输出电压在电源电压发生 $10[V]$ 变动时, 输出电压会变动 $100[mV]$ 。

基于电源电压的输入偏移电压变动的原理 (参考)

Figure 3.8.1 是差模输入级的等效电路。下面介绍根据电源电压变化输入偏移电压增加机制。首先假设、晶体管 M1 和 M2、M3 和 M4 的特性相同。这意味着没有在差模输入级和主动负载中产生的输入偏移电压。因为特性完全相同栅极源极间电压变得相等、差模输入晶体管 M1、M2 中流动得电流变得相等。但是、考虑到电源电压变动的情况下、由于电源变动, 共模输入电压范围也发生变化、所以输入电压的电平总是在共模输入电压范围的中间内调整。

其次, 因为主动负载 M3、M4 的特性相同、所以流动电流也相等。流动电流相等、特性相同则主动负载 M3 和 M4 的漏极电压也相等。由此、可以认为 Figure 3.8.1(b)小信号等效电路 1 中 V_x 和 V_o 虚拟地短路。根据这一点来记述小信号等效电路就是 Figure 3.8.1(c)小信号等效电路 2。因为可以认为各个晶体管的成分是并列连接的, 所以可以合成电路并简化。从该电路中求出从电源到输出的电源电压增益。

求电源电压增益时, g_m 为晶体管电导、 r_d 为漏极阻抗、 g_d 为漏极电导、 V_{ICM} 为共模输入电压、 V 为 M5 漏极电压。另外作为 $1/r_d = g_d$ 。关于节点 V_o 和 V 根据公式(3.8.8)建立。

整理公式(3.8.8)、以 $V - V_{ps} = V_{ds}$ 、 g_{m4} 、 $g_{m2} \gg g_{d4}$ 、 g_{d2} 近似为公式(3.8.9)と(过程省略)。

根据公式(3.8.9)、电源电压增益 A_p 由晶体管 M5 的阻抗和主动负载的 g_m 决定。接下来、差模电压增益可以用公式(3.8.10)表示。(省略导出)

将输入偏移电压设为 V_{IO} 、根据公式(3.8.9)和公式(3.8.10)求 PSRR 的公式是 (3.8.11)。

综上所述, 要缩小电源电压增益 A_p , 需要增大 r_{d5} 和 g_{m4} 。增大 r_{d5} 和晶体管 M5 的流动电流不易受共模输入电压影响一样意思。但是实际上 r_{d5} 和 g_{m4} 是有限的值、PSRR 收到限制。也就是说、因为 PSRR 是有限的, 所以由于共模输入电压的变化, 输入偏移电压也会发生变动。

$$g_{d5}(V - V_{ps}) + 2g_{m1}(V_{ICM} - V) + 2g_{d1}(V - V_o) = 0 \tag{3.8.8}$$

$$2g_{m4}V_o + 2g_{d4}V_o + 2g_{m1}(V_{ICM} - V) + 2g_{d1}(V - V_o) = 0$$

$$A_p = \frac{V_o}{V_{ds}} = \frac{g_{e5}}{2g_{m4}} = \frac{1}{2g_{m4}r_{d5}} \tag{3.8.9}$$

$$A_d = \frac{V_o}{V_{ind}} = g_{m1}(r_{d2} // r_{d4}) \tag{3.8.10}$$

$$PSRR = \frac{A_d}{A_p} = \frac{V_{ds}}{V_{ind}} = \frac{V_{ds}}{V_{IO}} 2g_{m4}r_{d5}g_{m1}(r_{d2} // r_{d4}) \tag{3.8.11}$$

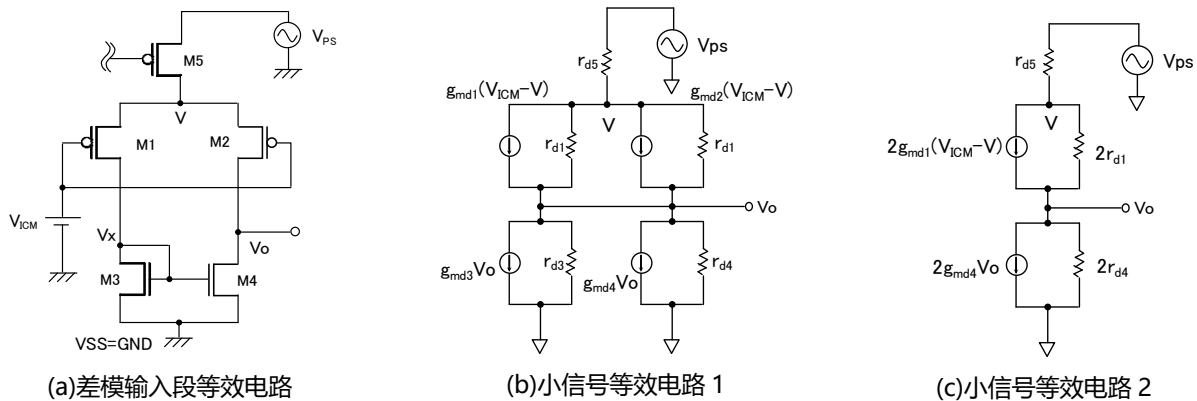


Figure 3.8.1. 运算放大器差模输入段等效电路图

PSRR 和 CMRR 一样，输入信号频率变高的话值就会变小。如公式(3.8.11)所示运算放大器的差模电压增益与 PSRR 密切相关。运算放大器的差模电压增益是根据差模输入级第 1 极(1st极点)的频率增加，以-6dB/oct (= -20dB/dec)减少。由此 PSRR 也同时减少。

因此，如果电源线存在频率高的脉动噪声的话，输出电压会发生很大的变动。这是导致输出噪声的原因。作为电源噪声对策，在运算放大器的电源端子附近连接旁路电容可以抑制这种影响。Figure 3.8.2 列举电源电压抑制比频率特性。

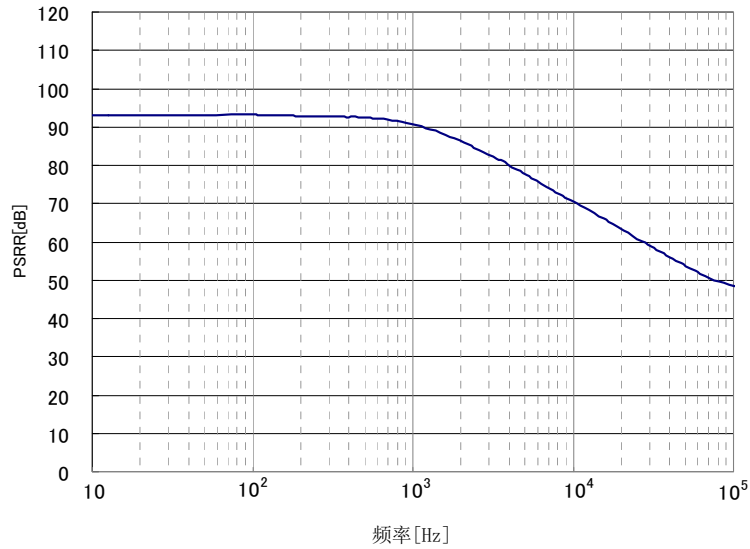


Figure 3.8.2. PSRR - 频率特性

3.9 转换速率 SR (Slew Rate)

转换速率是表示运算放大器工作速度的参数。表示输出电压每规定单位时间可变化的比例。例如 1[V/μs]的意思是 1[μs]可以使 1[V]电压发生变动。理想的运算放大器对任何输入信号都可以真实地输出输出信号、但实际上有转换速率的限制。施加上下陡峭的矩形波脉冲时、显示输出电压每单位时间能变化多少。Figure 3.9.1 是转换速率的定义。

上升和下降通过转换速率公式(3.9.1)计算。

$$SR_r = \frac{\Delta V}{\Delta Tr} \quad SR_f = \frac{\Delta V}{\Delta Tf} \quad (3.9.1)$$

数据表上的转换速率的规定是按照「上升」或者「下降」慢的一方为基准来规定的。转换速率表示运算放大器输出信号的最大倾斜值。对于有着更加陡峭变化的信号来说、输出波形无法跟随就会失真。构成放大电路时、由于转换速率是输出变化比例所以不会发生变化。

在实际使用运算放大器的时候、会考虑转换速率。运算放大器用于直流/交流、两种信号放大。如上所述、运算放大器有响应速度的限制、并不是任何信号都可以使用。以下说明 Figure 3.9.1 所示电压跟随器构造。直流电压输入受输入电压范围、输出电压范围的限制。此外、对于具有频率的交流信号、会增加增益带宽乘积和转换速率的限制。在这里、我们考虑振幅和频率的关系即转换速率。

求运算放大器可输出的最大频率。计算如 Figure 3.9.2 所示波形输出所需的转换速率。

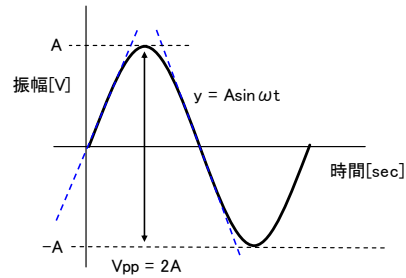


Figure 3.9.2 sin 波形

$$y = A \sin \omega t \quad (3.9.2)$$

转换速率是 sin 波的切线的斜率 所以对公式(3.9.2)微分。

$$\frac{dy}{dt} = A \omega \cos \omega t \quad \omega t = 0 \quad (3.9.3)$$

转换速率根据公式(3.9.3)

$$SR = A \omega \quad \omega = 2\pi f \quad (3.9.4)$$

还有 sin 波的振幅是 Peak to Peak, $V_{pp}=2A$ 因此公式(3.9.4)可以如下变形。

$$f = \frac{SR}{2\pi \times A} = \frac{SR}{\pi V_{pp}} [Hz] \quad V_{pp} = \frac{SR}{\pi f} [V] \quad (3.9.5)$$

这个频率 f 叫做全功率带宽。这些都是运算放大器没有设定放大率的状态、也就是说基于电压跟随的运算放大器的输出可能的振幅(输出电压范围内)和频率的关系。

求 ex. $SR=1V/\mu s$ 的运算放大器中可输出 1Vpp 信号的频率。

$$f = \frac{SR}{\pi V_{pp}} = \frac{1}{\pi \times 10^{-6}} \times \frac{1}{\pi \times 1} = 318.4kHz \quad (3.9.6)$$

振幅保持不变、超过公式(3.9.6)求出的频率的话波形被转换速率所限制 sin 波会变成三角波, 产生失真。

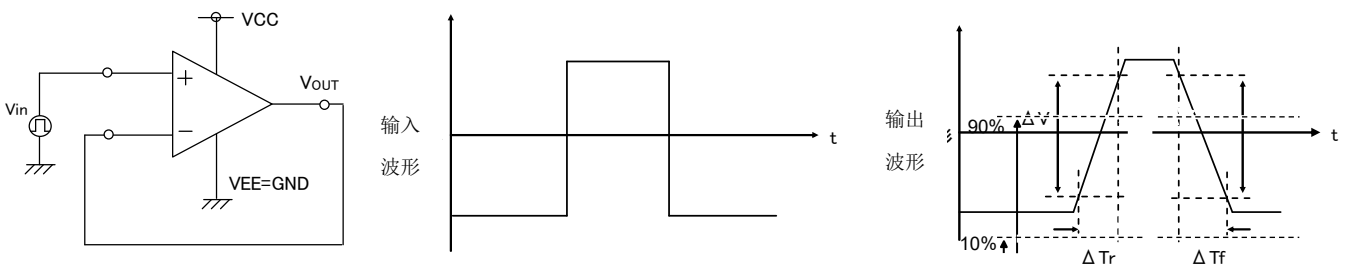


Figure 3.9.1. 转换速率测试电路和波形的例子

3.10 运算放大器的频率特性

- 增益频率特性：
放大电路的增益具有频率特性。根据运算放大器内部的相位补偿容量，端子容量，基板寄生容量、电路常数来决定。
- 相位频率特性：
表示运算放大器的输入波形和输出波形的相位差。和增益一样受到运算放大器的特性和电路常数、寄生容量的影响。
- 开放增益 (Av)：
也称为开环增益、表示直流的电压增益。
- 单位增益交点频率 (f_T)：
增益为 0dB(1 倍)的频率称为单位增益交点频率。

- 增益带宽乘积(GBW)：
放大电路的频率特性是每 1 个极(极点)以-6dB/oct 衰减。-6dB/oct 衰减区中的增益和任意频率的乘积称为增益带宽乘积。这表示了小信号中运算放大器的可用频率带宽。
带宽乘积[Hz] = 频率[Hz] × 增益[倍]
- 1st 极点：
第一个极、从第一个极点开始振幅按照-6dB/oct 衰减，从极点的 1/10 倍的频率相位延迟开始，极点的频率是 45deg、10 倍的频率是 90deg 相位延迟。
- 2nd 极点：
第二个极、振幅的衰减量是-12dB/oct，相位再延迟 45deg、再以 10 倍的频率延迟 90deg 相位。注)-6dB/oct=频率变为 2 倍时下降-6dB 的意思。(oct = octave)

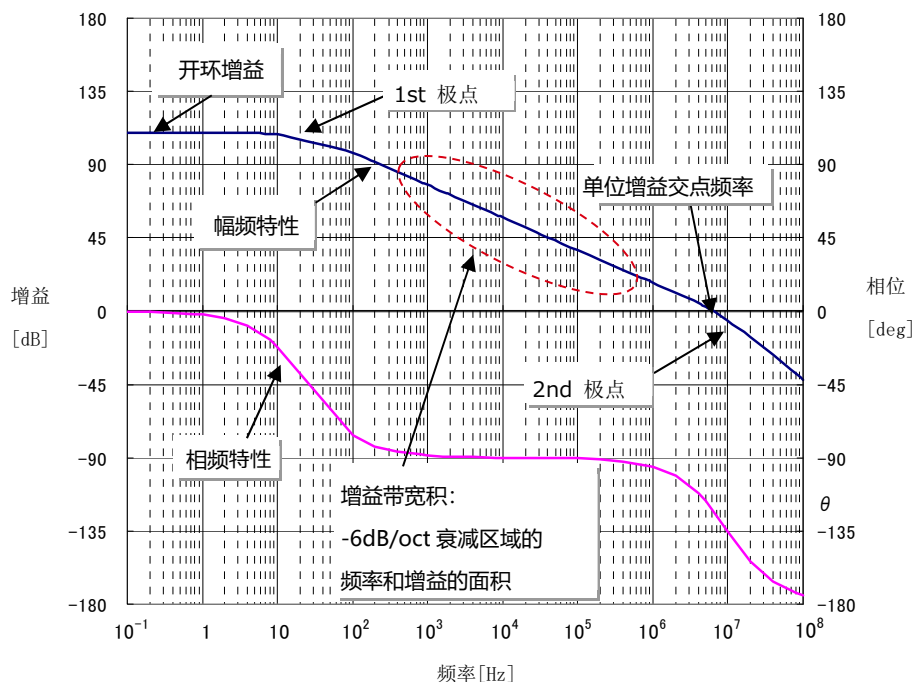


Figure 3.10.1. 运算放大器的开环增益·相频特性案例

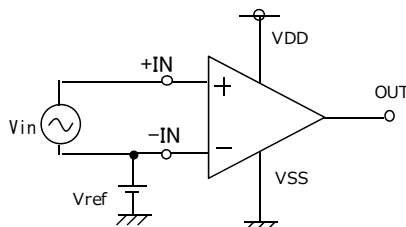


Figure 3.10.2. 测试电路 (概念图)

·相位余量:

增益为 0dB(1 倍)时频率下输入输出信号的相位差称为相位余量。相位余量是表示振荡余裕度的指标之一、通常设计在 40deg ~ 60deg 左右。

反转放大电路 θ_1 、输入输出的相位差就是那样的相位余量、反转放大电路的相位从 180deg 开始。

因为非反转放大电路的相位从 0deg 开始，所以相位余是从 180deg 开始的，所以变成 $180+\theta_2$ 。

反转放大电路相位余量: θ_1

非反转放大电路相位余量: $180+\theta_2$

·增益余量:

相位延迟达到 180deg 的频率内的增益达到 0 dB 的余量度。通常设计在 -7dB 以上、和相位余量一样，作为振荡的余量度使用。

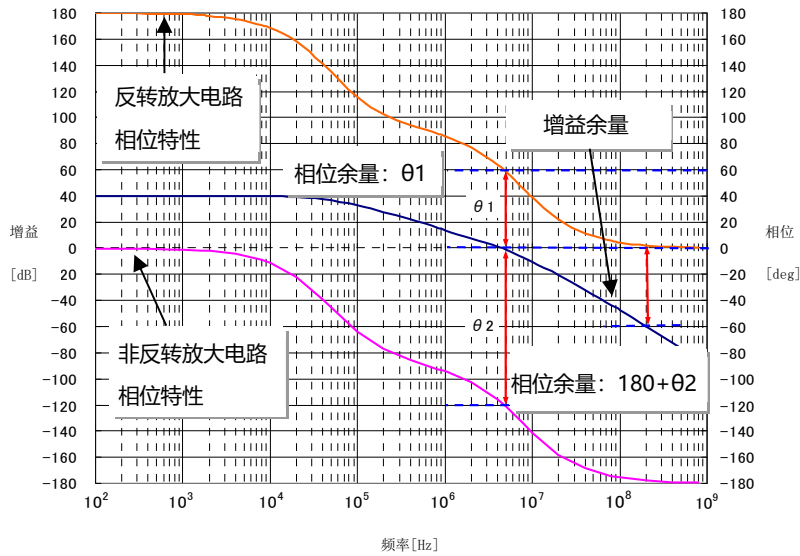


Figure 3.10.3. 反转(非反转)放大电路40dB*(100倍)的频率特性例

*运算放大器的直流附近的开放增益在 100dB 以上非常大
通过电路进行直流反馈，输出直流电压稳定。
在测量增益频率特性时、在反转或非反转放大电路中设定
40dB 左右能稳定测量。在 1st pole 频率区域中
因为高频特性一样、所以相位余量和增益余量可以从图表中读取。

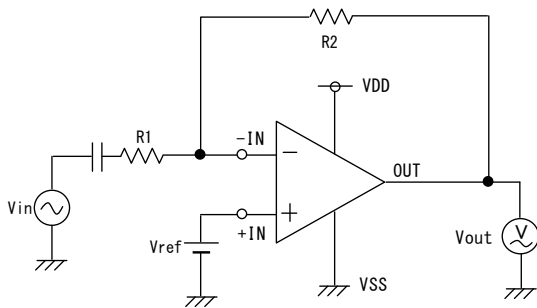


Figure 3.10.4. 反转放大电路

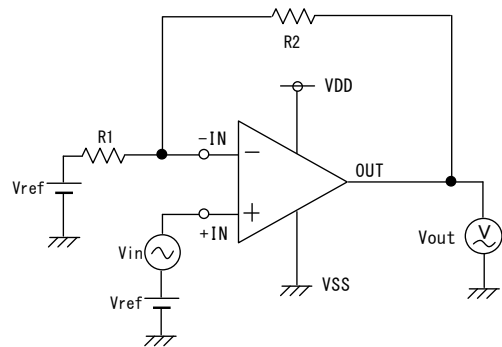


Figure 3.10.5. 非反转放大电路

3.11 相位延迟和振荡

显示在相位延迟引起的振荡概念中最常见的定理。

求负反馈电路、Figure 3.11.1.的传递函数。

$$A(s)(V_{in} - V_{in-}) = V_{out}$$

$$V_{in-} = \beta V_{out}$$

从上述的两个公式中求出传递函数如下。

$$\frac{V_{out}}{V_{in}} = \frac{A(s)}{1 + \beta A(s)}$$

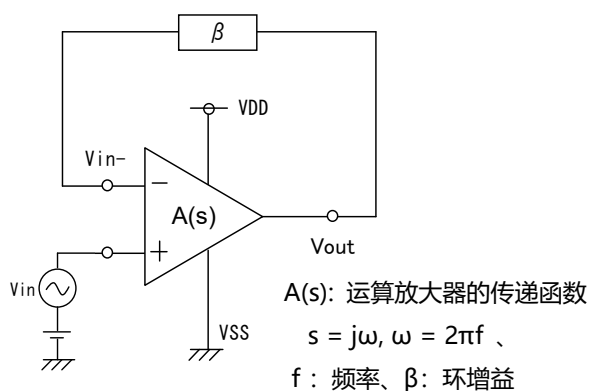


Figure 3.11.1. 负反馈电路

·和位相延迟 180deg 时正反馈状态条件相同
 因此会发生振荡。

关注传递函数的分母 $1 + \beta A(s)$ 。

$\beta \cdot A(s) = -1$ 时分母为 0, 增益无限大。也就是说 $\beta \cdot A(s) = -1$ 时传递函数发散。

换句话说 $\beta \cdot A(s) = -1$ 意味着通过负反馈返回的信号反转(相位延迟 180deg)、和正反馈状态相同。因此电路变得不稳定产生振荡。

以下总结将环增益作为 1 振荡条件。(环增益 1 表示全反馈)

$$|\beta A(s)| = 1$$

$$\angle \beta A(s) = -180\text{deg}$$

在这个条件下, $\angle \beta A(s)$ 表示相位延迟、如果 $s = j\omega$ 、表示循环增益 $\beta A(\omega) = 1$ 时相位延迟 180deg、则 ω 的角频率会振荡。

·作为稳定性的指标、有相位余量和增益余量两种。相位余量表示增益为 1 倍(0dB)时从相位延迟 180deg 有多大余量、增益余量表示相位延迟为 180deg (相位余量 0deg) 时增益下降了多少。

相位延迟的原因是因为存在极点(极)。RC 滤波器的频率特性如例所示。

从 Figure 3.11.2 的 RC 滤波器的传递函数可以看出、Figure 3.11.3.通过电容在传递函数中产生了 1 个极点(1 次特性)。这个极点在相位极点的频率: f_c 时产生 45deg 延迟、在 10 倍附近的频率下会延迟大约 90deg 相位。

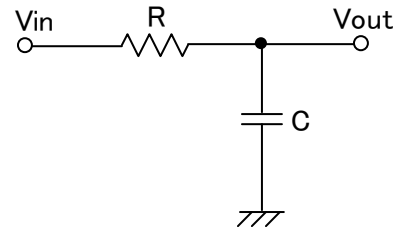


Figure 3.11.2. RC 滤波电路

- 极点 1 个相位延迟 90deg.
- 根据电容的容量, 极点频率发生变化。
- 即使极点的频率比较高、在极点的 1/10 倍的频率开始相位有延迟。

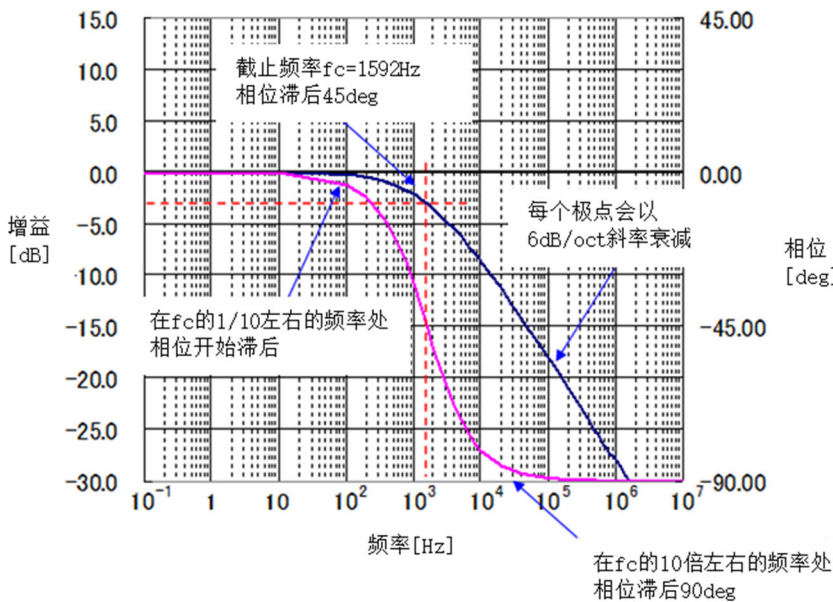


Figure 3.11.3. RC 滤波电路

RC 滤波的传递函数

$$\frac{V_{out}(j\omega)}{V_{in}(j\omega)} = \frac{1}{1 + j\omega RC}$$

信号振幅

$$H(\omega) = \frac{1}{\sqrt{1 + (\omega RC)^2}}$$

相位

$$\theta = -ArcTan(\omega RC)$$

根据 RC 滤波器的传递函数、截止频率表示如下

$$\omega_0 = \frac{1}{RC} \quad f_c = \frac{1}{2\pi RC}$$

3.12 运算放大器的相位延迟原因

讨论运算放大器的相位延迟原因，包括负载容量。

关于最容易发生振荡的全反馈电路(电压跟随)，相位延迟原因由 Figure 3.12.1 的电路传递函数表示。

$$A(s)(V_{in} - V_{o1}) = V_o$$

$$V_{o1} = \frac{\frac{1}{sC_p}}{r_o + \frac{1}{sC_p}} = \frac{1}{1 + r_o C_p s} V_o$$

如上所述、考虑到输出阻抗(ro)和端子容量的传递函数 (寄生容量叫 Cp)

$$\frac{V_{o1}}{V_{in}} = \frac{A(s)}{1 + r_o C_p s + A(s)} = \frac{1}{1 + \frac{1 + C_p r_o s}{A(s)}}$$

因为 Cp 和 ro 形成极点。
运算放大器考虑这个因素设计的。

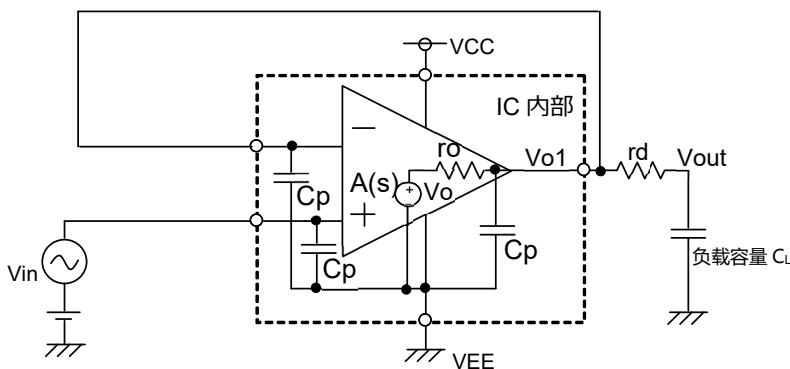
在上述公式中 Cp = Cp + CL 时，连接负载容量的传递函数为

$$\frac{V_{o1}}{V_{in}} = \frac{A(s)}{1 + r_o (C_p + C_L) s + A(s)} = \frac{1}{1 + \frac{1 + (C_p + C_L) r_o s}{A(s)}}$$

因为 Cp+CL 和 ro 形成极点。Cp 因为 IC 内部的寄生容量几乎没有变化、但是负载容量 CL 大的话，发生极点的频率变低。

相位延迟的原因

- 输出阻抗和端子寄生容量产生的极点
- 输出阻抗和负载容量产生的极点 (有意添加的)
- 构成放大电路时反馈电阻和输入端子寄生容量产生的极点



A(s):运算放大器的传递函数 $s = j\omega, \omega = 2\pi f$
f: 频率 ro: 输出阻抗、Cp: 端子寄生容量、CL: 负载容量

Figure 3.12.1. 全反馈电路

3.13 稳定性的确认方法(放大电路)

例如 BA2904 的负载容量 C_L 的值的相位和频率特性的变化。

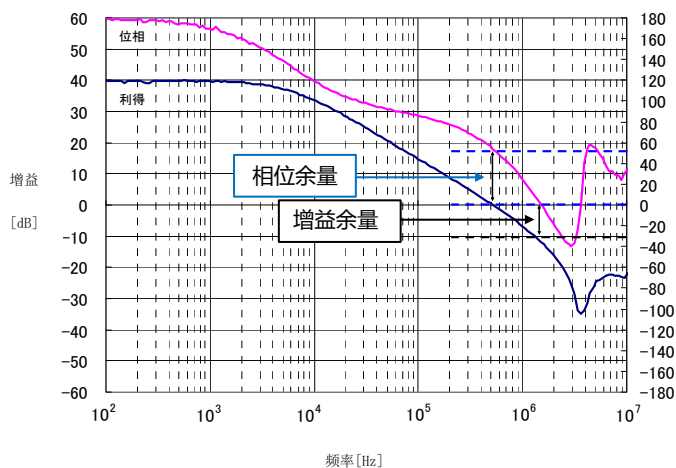


Figure 3.13.1. BA2904 频率特性($C_L=25\text{pF}$)

· $C_L=25\text{pF}$ 时

相位余量: 55deg → 增益 0dB 时的相位

增益余量: -10dB → 相位 0deg 时的增益

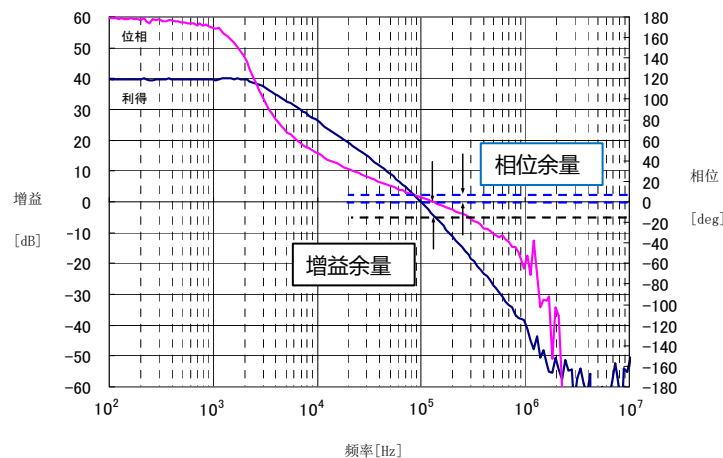


Figure 3.13.2. BA2904 频率特性($C_L=0.01\mu\text{F}$)

· $C_L=0.01\mu\text{F}$ 时

相位余量: 7deg → 增益 0dB 时的相位

增益余量: -5dB → 相位 0deg 时的增益

相位余量小但没有发生振荡。

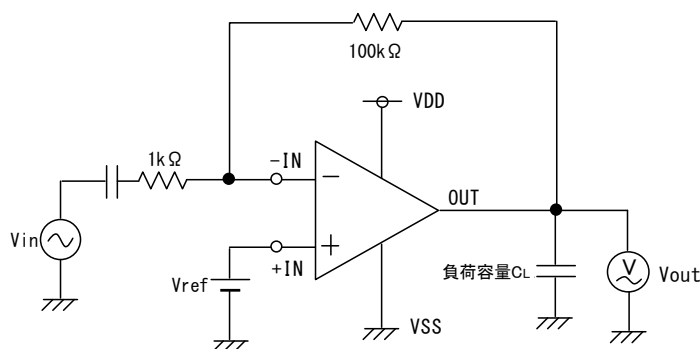


Figure 3.13.3. 反转放大电路 40dB(100 倍)

- 通过相位余量和增益余量确认放大电路的振荡稳定性。
- 反转放大电路的相位从 180deg 开始，相位余量为增益 0deg 的相位。
- 非反转放大电路的相位从 0deg 开始，相位余量是从 180deg 到增益 0dB 时的相位值的差。
- 考虑到偏差和温度变化等因素，设计相位余量在 35deg 以上、增益余量在 -7dB 以下。

3.14 稳定性的确认方法(全反馈电路/电压跟随)

再次确认相位余量。

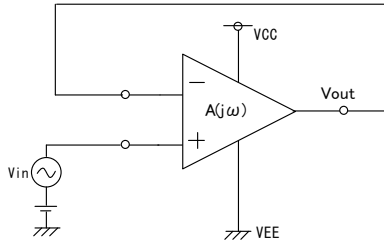


Figure 3.14.1. 全反馈电路

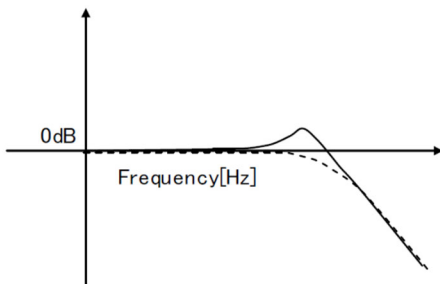


Figure 3.14.2. 测定结果

- 相位余量表示增益为 1 倍(0dB)时相位延迟 180deg 到多少余量。
- 增益余量表示相位延迟 180deg(相位余量为 0deg)时增益从 1 倍下降到多少。

到现在为止说明的方法无法确认全反馈电路 (增益 0dB) 相位余量。稳定性降低后、如 Figure 3.14.2.所示, 频率特性会产生增益峰值。根据传递函数产生的峰值量计算相位余量。

电压跟随(全反馈电路)的传递函数

$$\frac{V_{out}}{V_{in}}(j\omega) = \frac{A(j\omega)}{1 + \beta A(j\omega)}$$

把 A(jω)带入指数函数。

$$A(j\omega) = \exp(j\theta)$$

$$\frac{V_{out}}{V_{in}}(j\theta) = \frac{\frac{1}{\beta} \exp(j\theta)}{\frac{1}{\beta} + \exp(j\theta)} = \frac{\frac{1}{\beta} (\cos \theta + j \sin \theta)}{\frac{1}{\beta} + \cos \theta + j \sin \theta}$$

上述公式代入以下值进行计算的结果由 Figure 3.14.3 显示
 $\theta(\omega_1) = -175\text{deg}(5\text{deg}), \theta(\omega_2) = -135\text{deg}(45\text{deg}), \theta(\omega_3) = -120\text{deg}(60\text{deg})$

$\beta=1$ 、如 Figure 3.14.3.结果所示, 相位余量为 60deg 时峰值为 0dB。

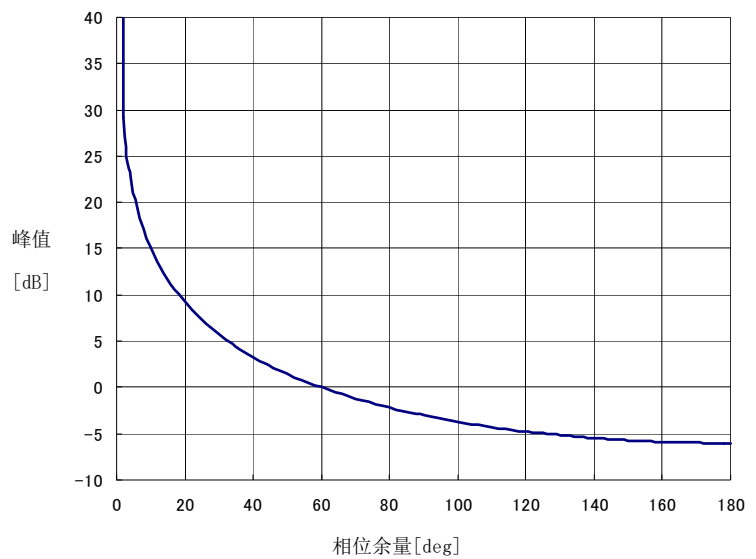


Figure 3.14.3. 增益峰值计算结果

位相余裕	計算結果[倍]	ピーク[dB]
5deg	11.5	21
45deg	1.3	2
60deg	1	0

- 从电压跟随的频率特性测定的增益峰值可以计算相位余。
- 适用于所有普通运算放大器。
- 相位余量小时, 实际通过示波器等确认有无振荡。

3.15 稳定性的确认方法(总结)

构成放大电路的情况

- 确认放大电路的振荡时, 测量相位频率特性、确认相位余量和增益余量。
- 反转放大电路的相位从 180deg 开始, 相位余量为增益 0deg 时的相位读取数值。
- 非反转放大电路的相位从 0deg 开始、相位余量为 0dB 时的相位和相位 180deg 的差。
- 考虑到偏差和温度变化等因素、将相位余量控制在 35deg 以上、并设计成增益余量低于 -7dB。
- (一般来说、运算放大器单体的相位余量是 60deg ~ 40deg 左右。)

构成全反馈电路(电压跟随)时

- 通过测量输入输出之间的频率特性并确认增益峰值、根据本资料的 Figure 3.14.3 估计相位余量。
- Figure 3.14.3 适用于所有普通运算放大器。
- 相位余量小时, 实际确认有无振荡。
- 考虑到相位余量的偏差和温度变化等、应设计在 35deg 以上。

以上振荡的确认在计算中变得复杂、所以一般会通过实验确认。

3.16 基于负载容量的振荡对策方法(输出分离电阻 1)

基本上满足了避免前述振荡条件, 可以防止振荡, 但表示在输出端子上连接大容量电容时的振荡对策。

计算 Figure 3.16.1 的传递函数。

$$A(s)(V_{in} - V_{o1}) = V_o$$

$$V_{o1} = \frac{1}{r_o + \frac{1}{sC_p}} = \frac{1}{1 + r_o C_p s} V_o$$

$$\frac{V_{o1}}{V_{in}} = \frac{A(s)}{1 + r_o C_p s + A(s)} = \frac{1}{1 + \frac{1 + C_p r_o s}{A(s)}}$$

$$\frac{V_{out}}{V_{o1}} = \frac{1}{1 + r_d C_L s}$$

$$\frac{V_{o1}}{V_{in}} \frac{V_{out}}{V_{o1}} = \frac{A(s)}{1 + r_o C_p s + A(s)} \frac{1}{(1 + r_d C_L s)}$$

$$\frac{V_{out}}{V_{in}} = \frac{A(s)}{(1 + r_o C_p s + A(s)) (1 + r_d C_L s)}$$

与此相对、Figure 3.12.1 计算没有分离电阻的传递函数是

$$\frac{V_{o1}}{V_{in}} = \frac{A(s)}{1 + r_o (C_p + C_L) s + A(s)}$$

比较两个传递函数可知, 连接到输出的容量 C_L 通过分离电阻 r_d 被分离成其他传递函数。

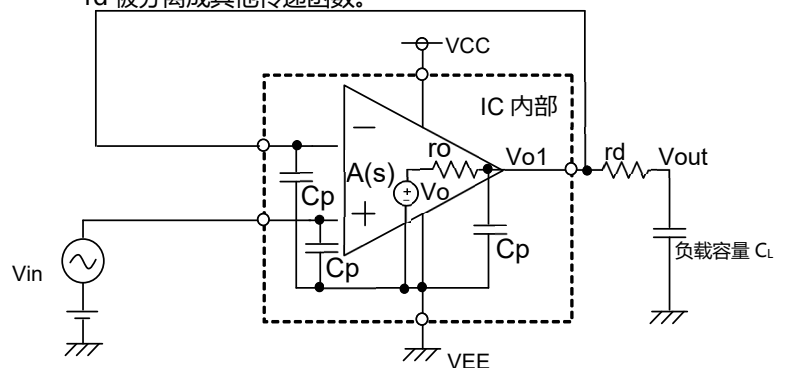


Figure 3.16.1. 输出分离电阻连接案例 1

- 分离电阻的值达到容量和所需的频率带宽相应 50Ω ~ 数百 Ω 左右。
- 为了在 r_d 和 C_L 中构成低通滤波器, 负载容量大的话电路的带宽会变窄。

3.17 基于负载容量的振荡的对策方法(输出分离电阻 2)

之前说的插入输出分离电阻方法中、由于输出构成低通滤波器因此根据使用方法不同可能会出现不方便情况。插入和电容串联的电阻、可降低增益峰值。

计算 Figure 3.17.1. 传递函数。

$$A(s)(V_{in} - V_{out}) = V_o$$

$$V_o = A(s)V_{in} - A(s)V_{out}$$

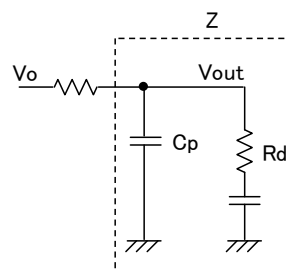
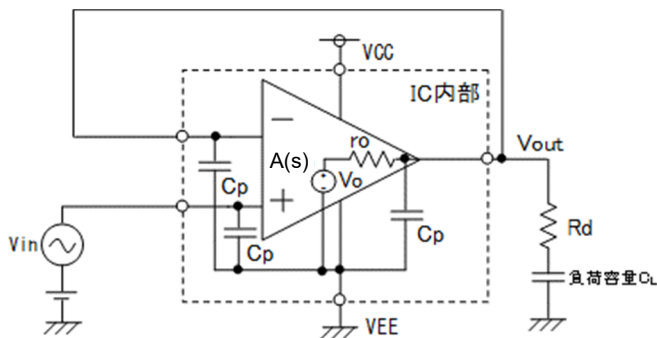
$$V_{out} = \frac{Z}{r_o + Z} V_o$$

$$(1 + \frac{r_o}{Z})V_{out} = A(s)V_{in} - A(s)V_{out}$$

$$(A(s) + 1 + \frac{r_o}{Z})V_{out} = A(s)V_{in}$$

$$\frac{V_{out}}{V_{in}} = \frac{A(s)}{A(s) + \frac{1}{Z}r_o + 1}$$

$$\frac{V_{out}}{V_{in}} = \frac{1}{A(s) + \frac{1 + sC_p(R_d + \frac{1}{sC_L})}{R_d + \frac{1}{sC_L}}r_o + 1}$$



$$Z = \frac{1}{sC_p + \frac{1}{R_d + \frac{1}{sC_L}}} = \frac{R_d + \frac{1}{sC_L}}{1 + sC_p(R_d + \frac{1}{sC_L})}$$

Figure 3.17.1. 输出分离电阻连接案例 2

$$\frac{V_{out}}{V_{in}} = \frac{1}{A(s) + r_o \frac{C_L + C_p(sC_L + 1)}{sC_L R_d + 1} s + 1}$$

与此相对、用 Figure 3.12.1 计算的没有分离电阻的传递函数是

$$\frac{V_{o1}}{V_{in}} = \frac{A(s)}{1 + r_o(C_p + C_L)s + A(s)}$$

传递函数的这个部分不同。

解析公式 A 下线部分的频率特性。

$$s = j\omega = j2\pi f$$

$$X = \frac{C_L + C_p(sC_L + 1)}{sC_L R_d + 1}$$

f → 0 时 s → 0, X → C_L + C_p

f → ∞ 时 s → ∞, sC_LR_d >> 1, C_L << C_p(sC_L + 1), sC_L >> 1

X → C_p/R_d。

从以上可知可以消除负载容量 C_L 的影响。

·分离电阻的值根据容量和所需频率带宽设定为 50Ω ~ 数百 Ω 左右。

3.18 总谐波失真率+噪声 THD+N (Total Harmonic Distortion + Noise)

总谐波失真率+噪声表示输入信号中包含的谐波成分和噪声成分的比例。

包含总谐波成分和噪声是指、与输入信号相比，波形没有被真实再现、也就是说产生了失真。

$$THD+N = (\text{谐波成分和噪声成分总和}) / (\text{输出电压})$$

谐波成分是由运算放大器电路的非线性产生。例如双击晶体管的电流-电压的静态特性是指数函数，因此放大率是相对于输入电压的非线性函数。

噪声在 3.19 输入换算中会详细说明、IC 内部的半导体元件和电阻等周边部件会产生噪声。

运算放大器的输出信号中混合了这些成分，使波形失真。

下面对运算放大器构成放大电路的放大率和噪声的影响进行说明。放大电路不仅可以放大输入信号还可以放大噪声成分。构成放大信号放大率大的电路时、得到同样大小的输出振幅、噪声电压被放大为增益倍、所以电路增益越大输出信号的失真率也越大(Figure 3.18.1)。

另外、如果放大率固定、输出振幅小的噪声电压的比例会变多、失真率会恶化。

虽然在转换速率中也讲过、随着信号频率的增加可输出的振幅会变小、因此波形受转换速率限制，失真率会增加。

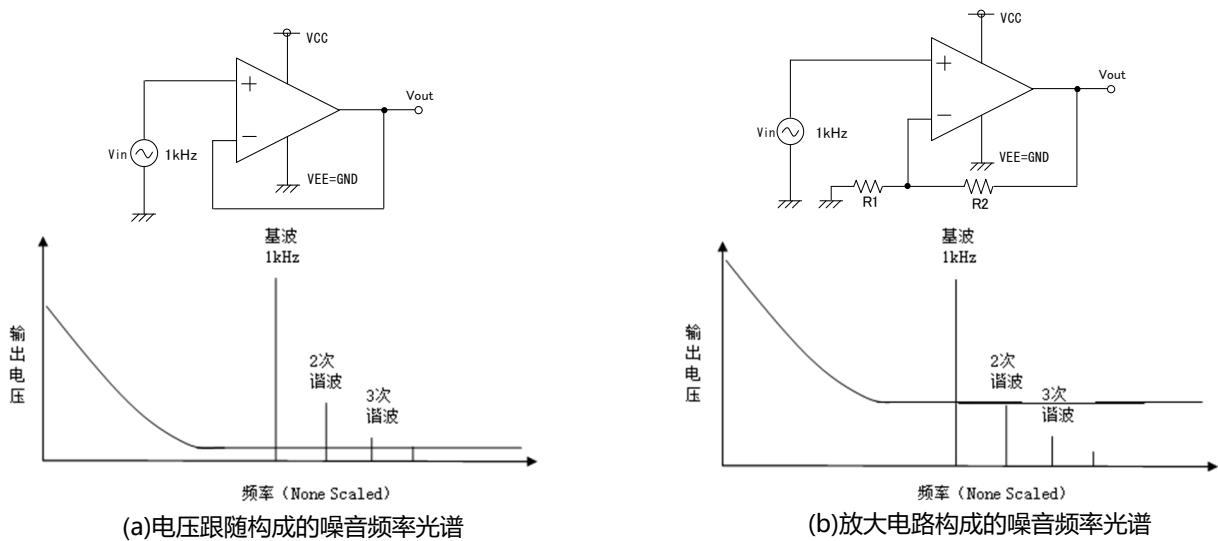


Figure 3.18.1. THD+N 的噪音频率光谱

下图 为 THD+N vs.输出电压的特性案例

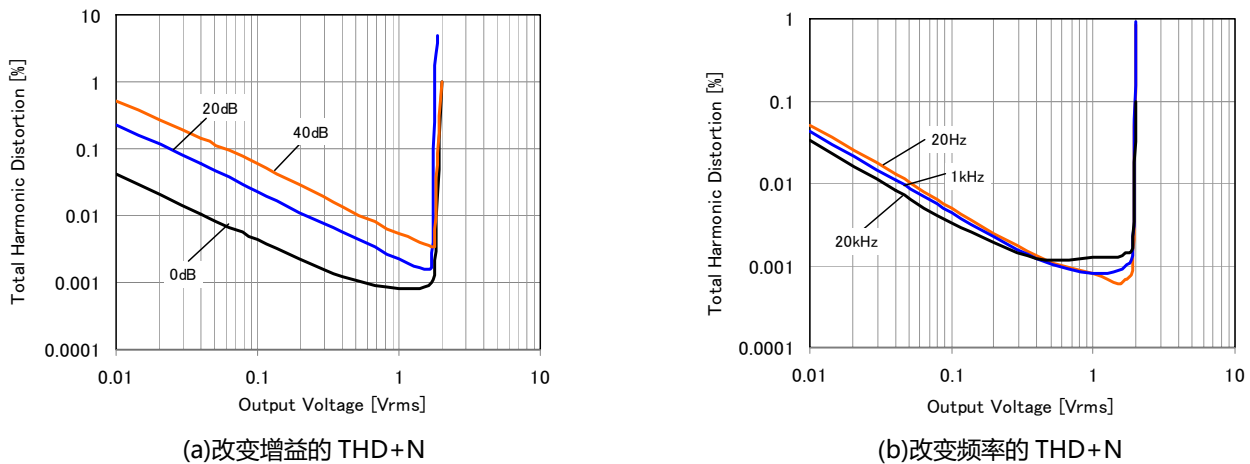


Figure 3.18.2. THD+N vs. 输出电压的特性案例

接下来、说明运算放大器的输出波形失真的原因。

输入交越失真

输入全摆幅运算放大器、特别是在差模输入级有 2 种(PMOS/NMOS、PNP/NPN)的运算放大器在各自的差模输入级的工作区域中具有独立的输入偏移电压。因此如图所示，在共模输入电压范围内会发生输入偏移电压的变动。通过输入信号横穿(交越)该阶梯差、输出信号会发生失真。

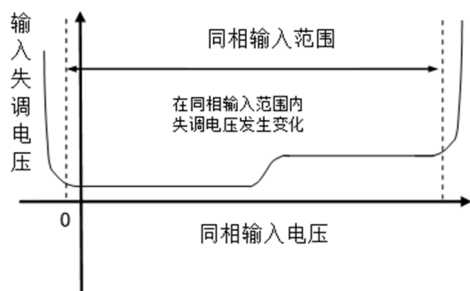


Figure 3.18.3. 同相输入范围内的偏移电压变动

关于输出交越失真和运算放大器的输出电路

输出交越失真是因为运算放大器的输出电路构成而产生的失真、也被称为开关失真。如 3.11 的负反馈系统的效果所示、输出产生的失真根据负反馈的效果如公式(3.11.5)所示、在低频下运算放大器的开放增益 $A(s)$ 较大时，反馈量被抑制。随着开放增益 $A(s)$ 在高频下变小，抑制效果减弱，失真逐渐增大。但是、如下一项的 C 级动作的说明所述，358/2904 系列运算放大器的输出级由于 A 级动作和 C 级动作根据输出灌电流量切换、这种类型失真无法通过反馈抑制。

以下是关于发生交越失真的原理和运算放大器的输出级的种类 A 级和 B 级、C 级、AB 级推挽输出级的说明。Figure 3.18.4 表示交越失真的图。

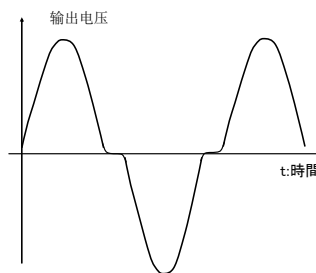


Figure 3.18.4. 输出交越失真

A 级输出级

A 级输出级是由于恒定流源，输出级一直有驱动电流的输出。优点是电流一直在流动，Q1 一直处于工作区域，所以不会发生交越失真、但无信号时也会持续流过驱动电流，所以耗电量很大。由于采用恒定电流源驱动输出、源电流(从放大器流出的电流)受恒电流源能力限制，无法驱动较重的负载。(负载过重时波形会失真)

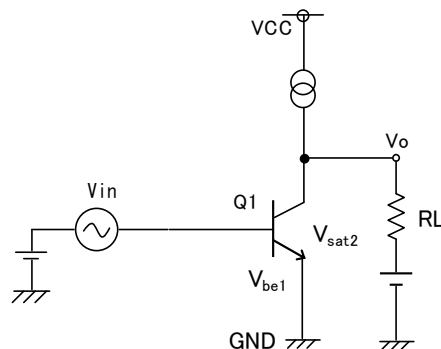


Figure 3.18.5. A 级输出级

B 级推挽输出级

Figure 3.18.6 的(a)B 级推挽输出级纵轴为输出电压、横轴为输入电压时的 Q1 动作区域和 Q2 动作的区域不连续、因此输出波形发生失真。像这样具有 $2V_{be}$ 的不连续输出特性的输出级被称为 B 级输出级。其特点是输出级不流空载电流，因此是低消耗电流。

C 级推挽输出级

关于 Figure 3.18.6 的(b)C 级推挽输出级、该电路被一般的单电源运算放大器 (2904 和 358) 所采用。在单电源中使用运算放大器时、请确定电路 DC 工作点的偏置电压。此外、当负载电阻连接到运算放大器时、特别是当负载接近偏置电压时、由于电阻 R_L 的两端没有电位差，所以电流不会流入放大器的输出级。从这个状态，放大器的输出电压振幅变动的话，电阻两端发生电位差，产生向放大器的流入电流。该流入电流在恒定电流源电流值 $40[\mu A]$ 以下时，作为 A 级输出级动作、若超过 $40[\mu A]$ 、晶体管 Q2 开始动作，动作转移到 C 级，晶体管的动作不连续

这是造成交越失真的原因。为了缓和失真、运算放大器的输出电流会减少到恒定电流值的电流值以下。此外、除了连接到输出的负载电阻以外、反馈电阻也作为负载，因此需要注意。

AB 级推挽输出级

Figure 3.18.6 的(c)AB 级推挽输出级采用了 4558/4560 两个电源的低噪声运算放大器。AB 级推挽输出级是通过连接有二极管的 2 个晶体管二极管，在 B 级推挽输出级设定偏置电压，使晶体管 Q1、Q2 始终处于 ON 状态、能流驱动电流的改良版输出级。输出级的 NPN、PNP 晶体管由于驱动电流常时工作常、切换动作顺畅、比较难产生交越失真。但是、如果连接了用输出级的电流能力不足的重负载电阻的话、即使是 AB 级输出级也会发生失真。

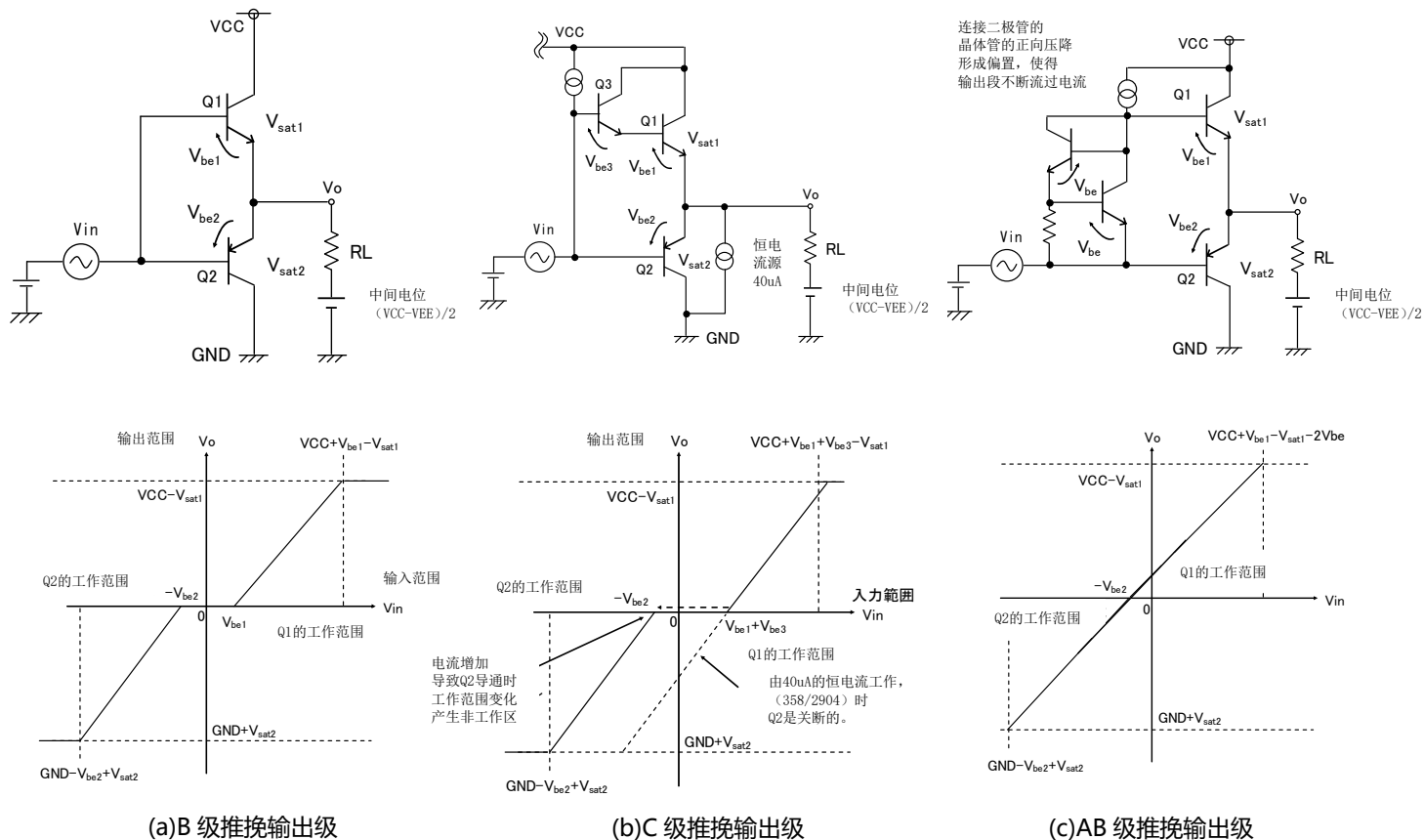


Figure 3.18.6. 运算放大器输出等效电路

关于负载过重的输出失真

如果将负载电阻、负载电容等连接到运算放大器的输出端子上、根据该值会导致失真。下面说明 RC 滤波器连接到输出时产生的失真。原因是、向电容充放的电流超过运算放大器的源电流、灌电流能力会发生失真。

Figure 3.18.7 显示 RC 滤波器电路。

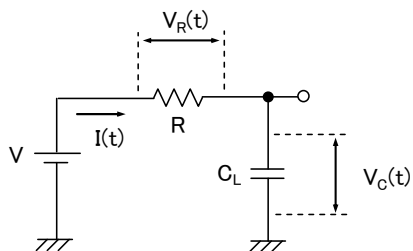


Figure 3.18.7. RC 滤波器

Figure 3.18.7 求电容充电电流的初始值(最大值)。但是电容的初始电荷为零。

电容中流动的初始电流公式(3.18.1)如下。

$$I(t) = \frac{V}{R} \exp\left(-\frac{1}{CR}t\right) \tag{3.18.1}$$

根据上述公式，初始充电电流仅由电阻和电压决定，因此可以确认充电电流的最大值是否超过运算放大器的输出电流能力。在 3.5 节的最大输出电压中提到过电流也会影响电压。

例如关于 2904 的输出电流。在 R=100Ω 构成滤波器时，输出 5Vpp 的振幅需要电流 50mA。2904 的电流能力是 20mA 标准、因为超过了能力，输出电压范围变窄、波形会发生失真。如果 R=10kΩ 则是 0.5mA，因此波形不会失真。关于放电电流思考方式也是一样的。Figure 3.18.8 显示输出电流和失真的关系、Figure 3.18.9 波形失真的例子。

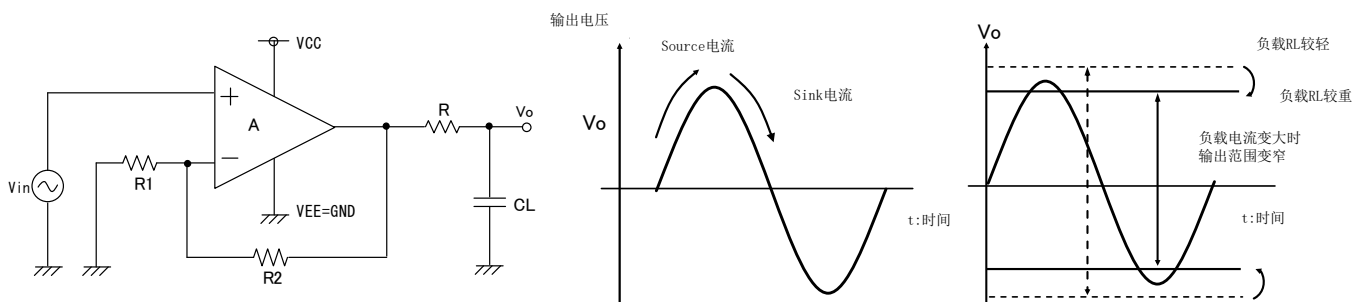


Figure 3.18.8. 输出电流和失真的关系

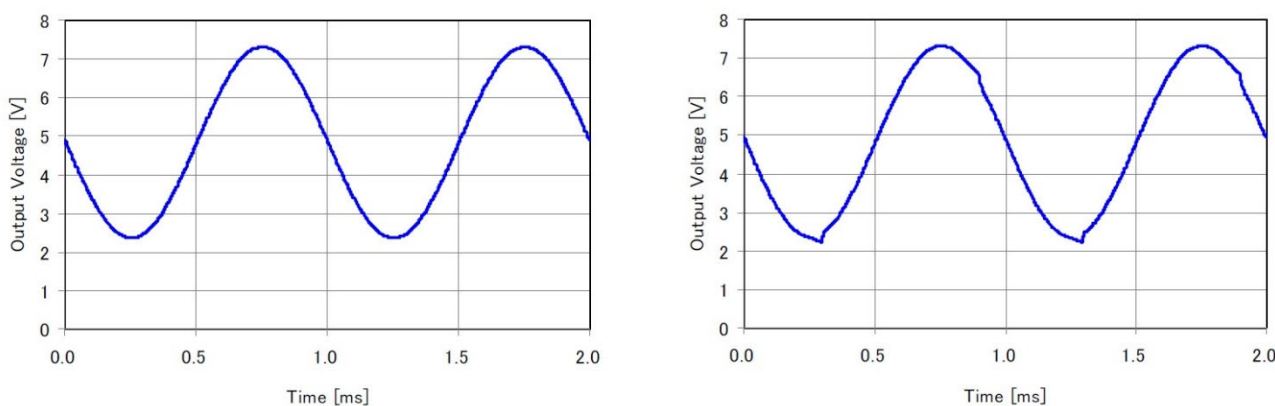


Figure 3.18.9. BA2904 的波形失真案例

3.19 输入换算噪声

噪声分为外来噪声和内部噪声两种。运算放大器的内部噪声是电路内部产生的噪声、有热噪声、 $1/f$ 噪声、散粒噪声、分配噪声等。在运算放大器的输出中作为噪声被观测。将输出噪声转换为输入噪声的称为输入换算噪声电压。输入换算噪声电压通常以 V_{RMS} 等单位表示、表示规定频率带宽内噪声的大小。输入换算噪声电压密度以 nV/\sqrt{Hz} 为单位表示、表示每单位频率的噪声电压密度。噪声密度与噪声带相乘的就是噪声电压。和输入偏移电压一样、运算放大器被用于各种各样电路构成和放大率、因此通过表现为输入换算值,会更加便利。

关于噪声种类

噪声是由电子时间不连续的随机运动产生的。电阻和半导体元件产生的噪声主要是热噪声、散粒噪声、 $1/f$ 噪声(闪烁噪声)。产生噪声主要有以下内容。

热噪声(热噪声)

自由电子的随机热运动产生的噪声。导体中的自由电子通过布朗运动随机运动。由此产生微小的电压波动,这就是热噪声。分布在广泛的频率带内也被称为白色噪声。不依赖于导体中流动的电流、噪声量因温度变化而变化。

电阻 $R[\Omega]$ 产生的热噪声 V_{nT} 由公式表示。

k :波尔兹曼常数 $1.38 \times 10^{-23} [J/K]$ 、 T :绝对温度[K]、 Δf :噪声估算带宽[Hz]。

$$\overline{V_{nT}^2} = 4kTR\Delta f \quad (3.19.1)$$

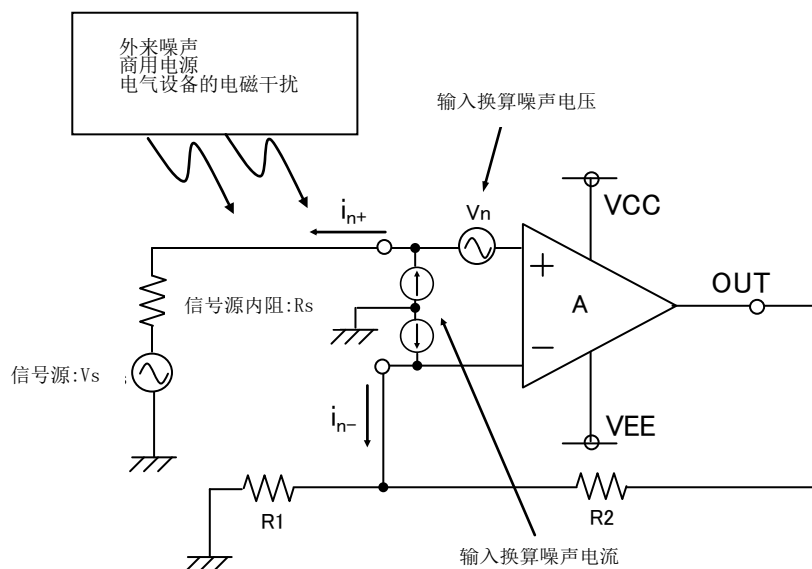


Figure 3.19.1. 运算放大器的噪声

散粒噪声

半导体内部电流流动时、各个载体(电子和空穴)一边不规则地运动一边通过耗尽层(PN 接合)、因此就像河流地水面波浪一样电流也产生了波动。产生的噪声大小取决于接合处流动的平均电流值。另外、与空穴运行时间有关、可以无视运行时间(频率变高的话不能无视)区域基本是一定的。

(白色噪声)分布在广泛频率范围内。如果把流经接合处的电流设为 I_D 、 q :电荷 1.6×10^{-19} [C]、 Δf :噪声估算带宽[Hz]、则产生的散粒噪声的噪声电流 i_{ns} 用公式(3.19.2)表示。

$$\overline{i_{ns}^2} = 2qI_D \Delta f \quad (3.19.2)$$

1/f 噪声(闪烁噪声)

在半导体界面产生的未结合处产生的不规则电子运动产生的电流。这被称为闪烁噪声,因为越是在低频越容易产生频率越高,

所以与频率成反比,也称之为 1/f 噪声。因为 SiO_2 和硅结晶的界面上存在被称为悬空键这样的未结合部位。这是因为硅分子共价键的结合部在 SiO_2 界面不连续,所以载体在硅界面运动时发生陷阱、释放。这样电流就会产生波动、产生噪声。

K_f : 制造过程存在的常数、 I : 直流电流、 f : 频率、 Δf : 噪声估算带宽[Hz]、

$$\overline{i_{nf}^2} = K_f \frac{I}{f} \Delta f \quad (3.19.3)$$

除此之外还有半导体产生的噪声。有因电流分流到不同路径而产生的分配噪声和音频频带附近的低频区域产生的爆裂噪声(爆米花噪声)等。

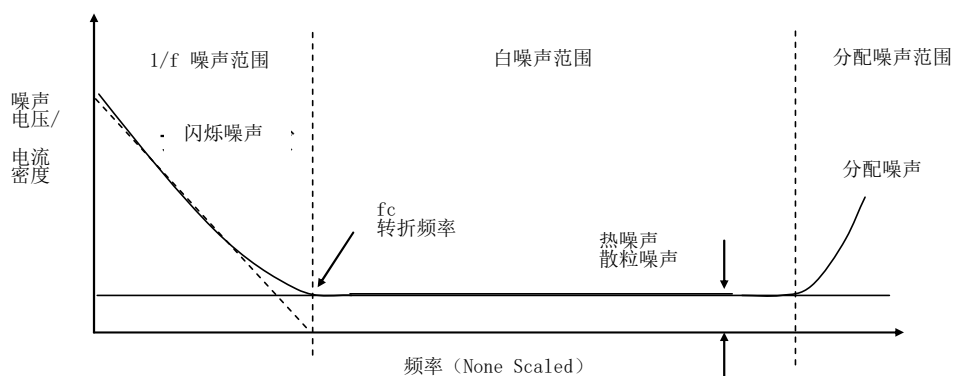


Figure 3.19.2. 输入换算电压的频率光谱图像

如上所述, 运算放大器内部会产生各种各样的噪声、输出时会出现噪声。考虑使用 Figure 3.19.3 的非反转放大电路的输入换算噪声如何影响应用电路。

运算放大器的输入换算噪声电压/噪声电压密度

当输入端子短路时, 运算放大器内部(主要是差模放大级)产生的噪声会被放大、作为噪声出现在输出上。将该输出噪声除以电路的放大率后, 即为输入换算噪声电压 V_n 。这是因为看起来就像是在放大器里输入了噪声并放大了一样, 所以作为输入换算、实际上像 Figure 3.19.3 那样在运算放大器内部产生、输入端子上并没有产生噪声电压。

运算放大器的输入换算噪声电流/噪声电流密度

输入换算噪声电流, 前面也说过了, 由于晶体管电流的波动和分配电流的噪声而产生。

这实际上是从运算放大器的输入端子向外部输出、因此通过外置电阻和信号源电阻转换电压电压, 作为输入换算噪声电压的一部分而产生影响。影响因电路常数、电路构成等外部环境而异。Figure 3.19.3 根据 R_1 、 R_2 、 R_s 换算成噪声电压。

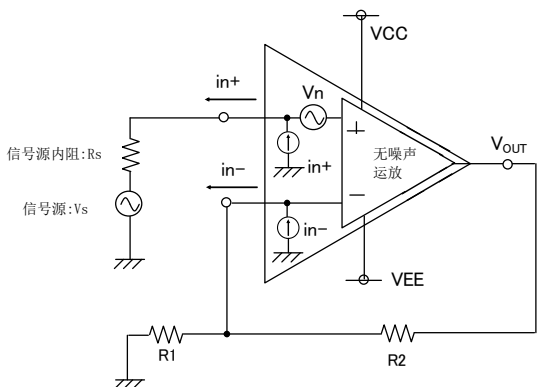


Figure 3.19.3. 非反转放大电路噪音等效电路

反转端子的噪声电流 i^- 与非反转端子的噪声电流 i^+ 无关、分别随机产生。因此不会被消除。

外置电阻和信号源电阻的热噪声

外置电阻和信号源是热噪声源。热噪声电压与各个电阻串联表示为噪声电压源。

考虑到这些, 计算输入换算噪声电压密度。电阻的热噪声电压密度使用以下公式(3.19.1)。计算各个电阻产生的噪声电压、将运算放大器的输入换算噪声电流通过外置电阻转换成噪声电压。把噪声作为功率处理, 所以按均方给予。另外 Figure 3.19.3 中由于便利性, 假设 $i_{n+} = i_{n-} = i_n$ 。另外由于噪声是随机产生的所以各个项都没有极性。 V_n : 运算放大器的输入换算噪声电压密度、 i_n : 运算放大器的输入换算噪声电流密度, 输入换算噪声电压密度就是公式(3.19.4)。这个公式与 Figure 3.19.4 所示的所有噪声源合并一个、并连接到非反转输入端子。

(3.19.4)

$$V_{na}^2 = V_n^2 + [R_s^2 + (R_1 // R_2)^2] i_n^2 + 4kT[R_s + (R_1 // R_2)]$$

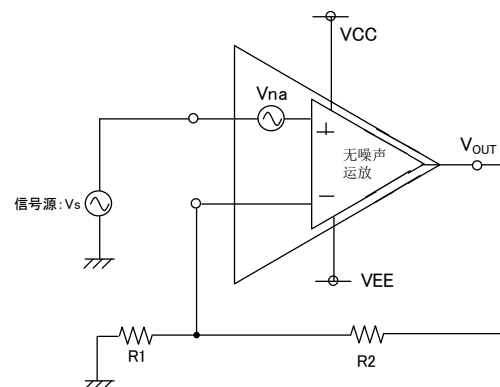


Figure 3.19.4. 非反转放大电路噪音等效电路
(噪音源在 IN+ 集中)

然后计算非反转放大电路的输出噪声电压。

电阻引起的输出噪声电压如公式(3.19.5)所示。

运算放大器的输入换算噪声电压的输出噪声电压如公式(3.19.6)所示。

运算放大器的输入换算噪声电流引起的输出噪声电压如公式(3.19.7)所示。

将非反转放大电路的噪声增益 $(1+R_2/R_1)$ 设为 G_1 、 (R_2/R_1) 设为 G_2 ，设 $i_{n+}=i_{n-}=i_n$ 。合计输出噪声电压为公式(3.19.8)所表示。

噪声增益是从噪声源所在位置到输出的增益。如果将公式(3.19.7)的各项除以噪声增益平方则与之前求出的公式(3.19.4)输入换算噪声电压相同。

要减少应用电路的噪声、可以使用不会产生闪烁噪声的金属膜电阻、电路常数(电阻值)不要过大、使用低噪声运算放大器等。被称为低噪声运算放大器的产品设计为运算放大器自身所具有的输入换算噪声电压较小、主要用于传感器等高精度放大用途和音频用途。

$$V_{n2} = \sqrt{4kTR_2} \quad V_{n1} = \sqrt{4kTR_1} \left(\frac{R_2}{R_1}\right) \quad V_{ns} = \sqrt{4kTR_s} \left(1 + \frac{R_2}{R_1}\right) \quad (3.19.5)$$

$$V_{nOP} = V_n \left(1 + \frac{R_2}{R_1}\right) \quad (3.19.6)$$

$$V_{ni-} = i_{n-} (R_1 // R_2) \quad V_{ni+} = i_{n+} R_s \left(1 + \frac{R_2}{R_1}\right) \quad (3.19.7)$$

$$V_{no}^2 = (V_n G_1)^2 + (i_n R_s G_1)^2 + (i_n R_1 // R_2)^2 + 4kTR_2 + \left(\sqrt{4kTR_1} G_2\right)^2 + \left(\sqrt{4kTR_s} G_1\right)^2 \quad (3.19.8)$$

比较器特定项目

3.20 响应时间 (上升/下降时间、传播延迟时间)

比较器的响应时间由上升时间、下降时间、上升传播延迟时间、下降传播延迟时间所决定。

上升时间是指输出信号振幅的 10%到 90%的时间,下降时间是指输出信号振幅的 90%到 10%的时间。传播延迟时间是指基准电压到输出电压振幅达到 50%值的时间。评价传播延迟时间时,如 Figure 3.20.1 所示,通过改变基准电压和信号电平的电位差(过驱动电压)进行评价。过驱动电压越小传播延迟时间越慢。另外,也有施加 TTL 电平的输入信号(3.5[Vpp])进行评价的情况。

Figure 3.20.1 表示比较器的输入·输出波形。

比较器有开路集电极类型(CMOS 为开路漏极)和推挽类型(CMOS)。

作为开路集电极(漏极)类型特征、比较器输出级没有用输出高电平电路、因此需要通过外置电阻进行拉上。通过改变上拉电压 V_{RL} 值,可以设置与比较器电源不同的输出高电平电压。另外需要注意点的是开路集电极类型的上升时间受外置上拉电阻和负载容量或寄生容量的时间常数的影响。

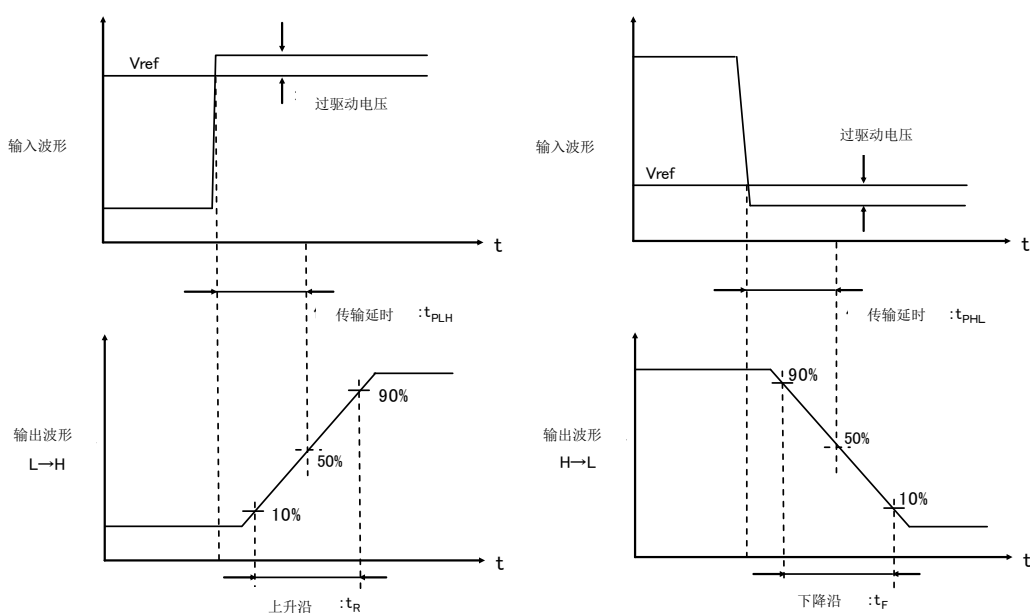


Figure 3.20.1. 比较器的响应时间

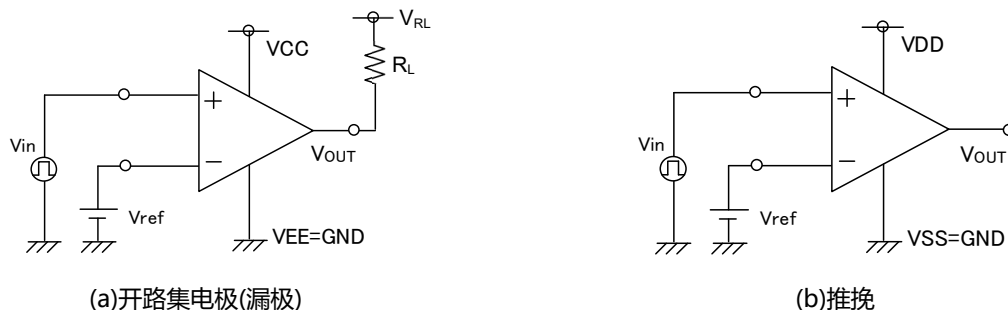


Figure 3.20.2. 比较器响应时间测试电路

使用运算放大器作为比较器时的注意事项

内置相位补偿容量的运算放大器的输出波形根据转换速率限制上升时间和下降时间。转换速率取决于充电·放电时间。比较器没有相位补偿容量、所以比起运算放大器，响应上升时间和下降时间更快。另外、内部电路构造也有不合作为比较器使用的。

一般来说运算放大器不存在上升时间和传播延迟时间的规定、但是上升时间和下降时间，如果知道输出振幅，根据转换速率 ($SR=[V/\mu s]$) 可以进行推测。

此外、关于传播延迟时间没有规定、因此需要高速响应时，或担心存在偏差时，建议使用比较器。

运算放大器中也有端子结构的 2.2 差模耐压项中说明的端子间连接了钳制用保护二极管、这种情况下，端子间会流通电流，因此不能作为比较器使用。另外、虽然同义，但是差模输入耐压低于电源最大额定电压的机型作为比较器使用时，必须注意不要超过最大额定电压。

4 信頼性项目

4.1 静电破坏耐压(ESD 耐压)

可靠性实验项目之一是静电耐受破坏性。

向 IC 施加静电时的破坏现象案例有以下情况。

- 氧化膜的绝缘破坏

晶体管为 MOS 构造情况下、栅极氧化膜上施加高电场而产生。

- PN 接合的热破坏

静电会因 IC 内部的 PN 结过大的电流流过、产生接合部的热破坏。

- 配线的熔断

超过配线允许电流量的过电流时、会产生热破坏。

在处理半导体产品时受到静电压力的模型有以下几项。

- HBM (Human Body Model 人体模型)

人体模型是将人体带电的电荷与半导体产品接触时放电的现象建模而成，通过电容和电阻来模拟。

$$C_{ESD}=100[\text{pF}]、R_{ESD}=1.5[\text{k}\Omega]$$

- MM (Machine Model 机器模型)

机器模型的容量比人体模型大、是将用小金属做的电气电阻的机器接触带电半导体产品进行放电的现象模拟而成。

$$C_{ESD}=200[\text{pF}]、R_{ESD}=0[\Omega]$$

因为旧规格，所以现在已经不是主流了。

- CDM (Charged Device Model)

评价半导体产品自身带电、接触金属等放电的静电耐性的方法。

Figure 4.1.1 表示人体模型和机器模型的简易测试实验电路。

用高电压源充电容量 C_{ESD} 、通过 R_{ESD} 电阻，电荷被释放、人确认有无破坏。

实验针对正·负两极进行。施加静电时的公共端一般为 VEE 端子(GND 端子)或者 VCC 端子。通常、IC 设计了静电保护电路、电路内部采取了防止过大电流流动的对策。保护电路作用是将静电造成的浪涌转移到公共端、确保低阻抗的电流路径。另外、为了防止热载波对 CMOS 器件栅极的充电，也有与端子串联连接电阻。保护电路示例如图 4.1.2 所示。

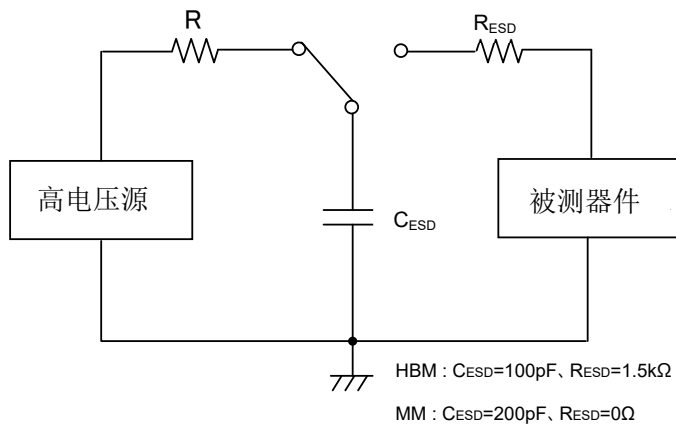


Figure 4.1.1. HBM、MM 简易实验电路

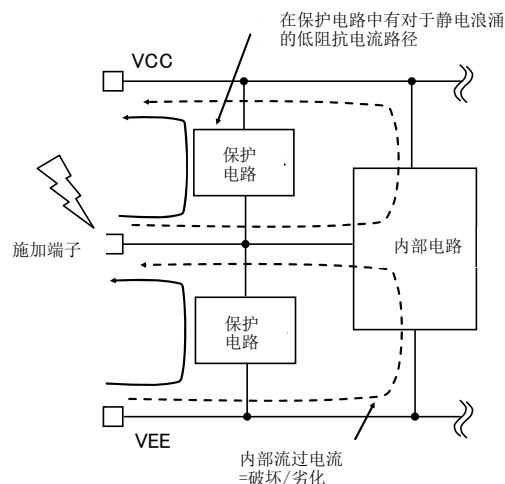


Figure 4.1.2. IC 静电保护电路例

Figure 4.1.3 所示 CDM 实验等效电路。

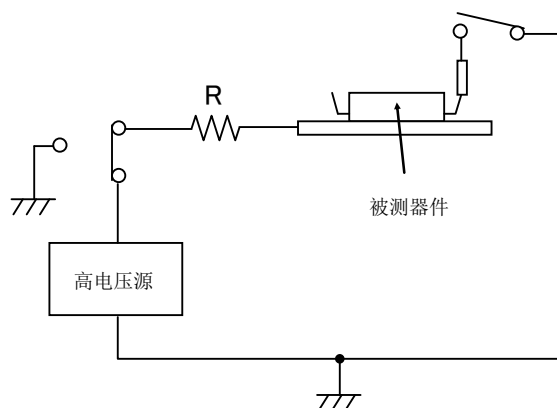


Figure 4.1.3. CDM 实验等效电路

4.2 栓锁实验

栓锁是指主要由于 CMOS 器件构成的 IC 上发生的现象、元件间产生的寄生双极晶体管通过电气噪声和静电实验等脉冲电流和电压进行动作、发生异常动作的现象。

过电流持续流动破坏的情况、电路电流增加输出电压固定等症状涉及很多方面、不发生破坏的情况下，电源一旦关闭就会恢复正常工作等特征。任何情况下都会增加电路电流、通过监测电路电流可以判断是否发生了栓锁。

通常栓锁存在于 IC 设计阶段，通过布线手法来抑制元件能力的设计。

以下方法是评价 IC 对栓锁的耐性。

- 电流栓锁实验

向 IC 施加电流脉冲触发、确认有无栓锁产生。

施加正·负两极性电流。

- 电压栓锁实验

向 IC 施加过电压脉冲触发、确认有无栓锁产生。

无论哪一个实验，都通过监测电路电流来进行栓锁判定。

Figure 4.2.1 中显示栓锁实验电路。

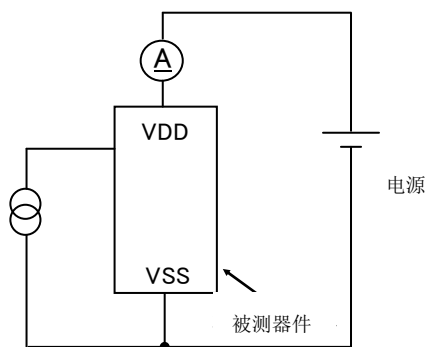


Figure 4.2.1. 栓锁实验电路

Notes

- 1) The information contained herein is subject to change without notice.
- 2) Before you use our Products, please contact our sales representative and verify the latest specifications :
- 3) Although ROHM is continuously working to improve product reliability and quality, semiconductors can break down and malfunction due to various factors.
Therefore, in order to prevent personal injury or fire arising from failure, please take safety measures such as complying with the derating characteristics, implementing redundant and fire prevention designs, and utilizing backups and fail-safe procedures. ROHM shall have no responsibility for any damages arising out of the use of our Products beyond the rating specified by ROHM.
- 4) Examples of application circuits, circuit constants and any other information contained herein are provided only to illustrate the standard usage and operations of the Products. The peripheral conditions must be taken into account when designing circuits for mass production.
- 5) The technical information specified herein is intended only to show the typical functions of and examples of application circuits for the Products. ROHM does not grant you, explicitly or implicitly, any license to use or exercise intellectual property or other rights held by ROHM or any other parties. ROHM shall have no responsibility whatsoever for any dispute arising out of the use of such technical information.
- 6) The Products specified in this document are not designed to be radiation tolerant.
- 7) For use of our Products in applications requiring a high degree of reliability (as exemplified below), please contact and consult with a ROHM representative : transportation equipment (i.e. cars, ships, trains), primary communication equipment, traffic lights, fire/crime prevention, safety equipment, medical systems, servers, solar cells, and power transmission systems.
- 8) Do not use our Products in applications requiring extremely high reliability, such as aerospace equipment, nuclear power control systems, and submarine repeaters.
- 9) ROHM shall have no responsibility for any damages or injury arising from non-compliance with the recommended usage conditions and specifications contained herein.
- 10) ROHM has used reasonable care to ensure the accuracy of the information contained in this document. However, ROHM does not warrants that such information is error-free, and ROHM shall have no responsibility for any damages arising from any inaccuracy or misprint of such information.
- 11) Please use the Products in accordance with any applicable environmental laws and regulations, such as the RoHS Directive. For more details, including RoHS compatibility, please contact a ROHM sales office. ROHM shall have no responsibility for any damages or losses resulting non-compliance with any applicable laws or regulations.
- 12) When providing our Products and technologies contained in this document to other countries, you must abide by the procedures and provisions stipulated in all applicable export laws and regulations, including without limitation the US Export Administration Regulations and the Foreign Exchange and Foreign Trade Act.
- 13) This document, in part or in whole, may not be reprinted or reproduced without prior consent of ROHM.



Thank you for your accessing to ROHM product informations.
More detail product informations and catalogs are available, please contact us.

ROHM Customer Support System

<https://www.rohm.com.cn/contactus>